

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

①2

DEMANDE DE BREVET D'INVENTION

A1

②2 Date de dépôt : 27.04.98.

③0 Priorité : 25.04.97 JP 12298697.

④3 Date de mise à la disposition du public de la
demande : 30.10.98 Bulletin 98/44.

⑤6 Liste des documents cités dans le rapport de
recherche préliminaire : *Ce dernier n'a pas été
établi à la date de publication de la demande.*

⑥0 Références à d'autres documents nationaux
apparentés :

⑦1 Demandeur(s) : NEC CORPORATION — JP.

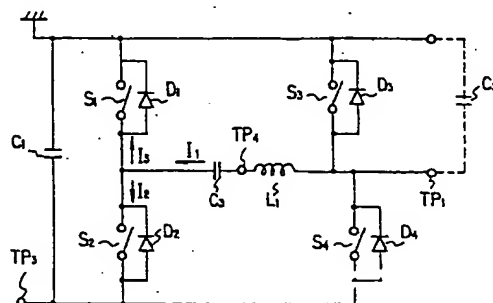
⑦2 Inventeur(s) : SANA YOSHIO et OHBA NASATAKA.

⑦3 Titulaire(s) :

⑦4 Mandataire(s) : SOCIETE DE PROTECTION DES
INVENTIONS.

⑤4 CIRCUIT D'ATTAQUE POUR PANNEAU D'AFFICHAGE.

⑤7 Ce circuit d'attaque d'une charge capacitive (C2), assure un fonctionnement plus rapide et plus efficace qu'un circuit de récupération d'énergie pour réduire l'inefficacité des impulsions appliquées. Un circuit de récupération d'énergie (C3, L1) est connecté à une première électrode (TP1) de la charge capacitive, à laquelle les impulsions sont appliquées. On ajoute deux commutateurs de fixation du niveau de la tension (S1, S2) connectés à l'autre borne du circuit à bobine et condensateur, reliés aux bornes respectives (-, TP3) de l'alimentation.



FR 2 762 705 - A1



CIRCUIT D'ATTAQUE POUR PANNEAU D'AFFICHAGECONTEXTE DE L'INVENTION

La présente invention concerne des circuits d'attaque pour panneaux d'affichage tels que des panneaux d'affichage à plasma et des panneaux électroluminescents, et plus particulièrement des circuits d'attaque de charge capacitive permettant la récupération de la puissance de charge et de décharge de la capacité électrostatique d'un panneau d'affichage. Plus précisément, la présente invention concerne des circuits d'attaque de charge capacitive de type à récupération d'énergie pour appliquer des impulsions à des charges capacitives, qui peuvent fonctionner plus vite que les systèmes de l'art antérieur, avec moins de puissance réactive et un rendement élevé.

Parmi les charges capacitives attaquées par impulsions, on peut citer les panneaux d'affichage, tels que les panneaux d'affichage à plasma, les panneaux électroluminescents et les panneaux à cristaux liquides, qui sont utilisés comme afficheurs d'images pour des unités de terminaux de données, des ordinateurs personnels et des postes de télévision.

Comme exemple typique de circuit d'attaque, on va décrire ci-après un circuit d'attaque qui peut réduire la puissance réactive d'un circuit d'attaque de panneau d'affichage à plasma.

Un panneau d'affichage à plasma est de construction simple et il est facilement possible d'augmenter sa surface de dalle d'affichage. Un autre avantage est qu'il est possible d'utiliser comme

substrat du panneau du verre à base de soude peu coûteux qui trouve de larges applications comme verres de fenêtre et similaire.

5 Le panneau d'affichage à plasma est fabriqué en utilisant deux substrats isolants transparents de verre à base de soude ou similaire, en formant des parois de séparation séparant des électrodes ou des pixels de l'unité d'affichage sur les substrats, et en liant ensemble les substrats sur lesquels sont formées ces structures.

10 Habituellement, les parois de séparation ont une hauteur d'environ 0,1 mm, et les substrats isolants transparents ont une épaisseur d'environ 3 mm. Ainsi, il est possible d'obtenir un afficheur qui est très mince et de faible poids.

15 Avec les avantages ci-dessus, les panneaux d'affichage à plasma sont sur le point de trouver des applications en particulier pour des ordinateurs personnels et stations de travail de bureau, depuis peu extrêmement avancés, ainsi que des téléviseurs muraux à grand écran dont on s'attend à ce qu'ils soient avancés.

20 En fonction de la structure du panneau, les afficheurs à plasma sont classés globalement en type à courant continu et type à courant alternatif. Le type à courant continu (CC) est appelé ainsi car ses électrodes sont en contact direct avec le gaz de déchargé, et une fois que la décharge est provoquée, il porte un courant continu de manière continue. Dans le type à courant alternatif (AC), une couche isolante intervient entre les électrodes et le gaz de décharge. Dans ce type d'afficheur à plasma, un courant pulsé est amené à s'écouler, en réponse à une application de

tension, pendant un bref laps de temps d'environ 1 microseconde avant d'être amené à converger. Dans ce cas, le flux de courant est restreint par la capacité électrostatique de la couche isolante. La couche isolante agit comme un condensateur, et la récurrence de l'application pulsée de courant alternatif provoque l'émission de lumière pulsée en vue de l'affichage. C'est pourquoi le type à courant alternatif est appelé ainsi.

10 Le type à courant continu est de construction simple. Cependant, ce type d'afficheur à plasma présente l'inconvénient que les électrodes sont directement exposées à la décharge et sont par conséquent fortement usées, et il est difficile
15 d'assurer une longue durée de service des électrodes. Le type à courant alternatif, par ailleurs, peut assurer une longue durée de service des électrodes, car les électrodes sont couvertes par la couche isolante, bien que la formation de la couche isolante implique un
20 délai de fabrication et un coût supplémentaire. En outre, une fonction dite de mémoire peut être facilement mise en oeuvre, qui permet une émission lumineuse d'intensité élevée. Ainsi, le développement du type à courant alternatif a connu récemment des
25 progrès rapides.

On va maintenant décrire une structure de panneau d'affichage à plasma de type mémoire à courant alternatif, puis on va décrire une méthode d'attaque du panneau et un circuit d'attaque de l'art antérieur.

30 A titre d'exemple de structure de panneau d'affichage à plasma de type mémoire à courant alternatif, on va maintenant décrire une structure qui est présentée dans la publication de brevet japonais

mise à l'inspection publique N°7-295506 en référence aux figures 7A et 7B. La structure de panneau d'affichage à plasma de type mémoire à courant alternatif représentée sur les figures 7A et 7B a une structure d'électrode de type appelé généralement à 5- décharge de surface, et est un exemple de panneau d'affichage auquel le circuit d'attaque à charge capacitive selon la présente invention est appliqué, comme cela sera décrit en détail par la suite. La 10 figure 7A est une vue en plan, et la figure 7B est une vue en coupe prise selon la ligne x-x' sur la figure 7A.

En référence aux figures 7A et 7B, la structure de panneau d'affichage à plasma illustrée comprend un 15 premier substrat isolant 11 en verre à base de soude ayant une épaisseur d'environ 3 mm, un deuxième substrat isolant 12 également en verre à base de soude ayant la même épaisseur d'environ 3 mm, des électrodes de décharge entretenue 13a en couche NESA transparente 20 sur le premier substrat isolant 11, des électrodes de balayage 13b dans la même couche NESA transparente, des électrodes métalliques 13c en couche d'argent épaisse ou similaire sur les électrodes de décharge entretenue et de balayage transparentes 13a et 13b pour délivrer 25 un courant suffisant à celles-ci, des électrodes en colonne 14 en couche d'argent épaisse ou similaire sur le deuxième substrat isolant 12, des espaces de gaz de décharge 15 remplis de gaz de décharge composé de He et Ne selon un rapport de 7 : 3 ainsi que de 3 % de Xe et 30 sous une pression totale de 500 Torrs, une structure de paroi de séparation épaisse 16 en verre prévue sur une couche isolante 18a de manière à fixer les espaces de gaz de décharge et définissant des pixels, un

luminophore 17 composé de $\text{Zn}_2\text{SiO}_4\text{:Mn}$ stratifié sur une couche isolante 18a pour convertir la lumière ultraviolette produite par décharge du gaz de décharge en lumière visible, la couche isolante 18a sous la forme d'une couche épaisse transparente recouvrant les électrodes de décharge entretenue, de balayage et métalliques 13a, 13b et 13c, et une couche protectrice 19 de MgO ayant une épaisseur de $1\text{ }\mu\text{m}$ afin de protéger une couche isolante 18a recouvrant les électrodes 13a, 13b, 13c ainsi que la couche isolante 18a contre la décharge.

En référence à la figure 7A, les sections définies par les parties verticales et horizontales de la structure de parois de séparation 16 sont les pixels 20.

En référence à la figure 8, les pixels aux intersections des électrodes de balayage SSi ($i = 1, 2, \dots, m$) et des électrodes en colonne DDj ($j = 1, 2, \dots, m$) sont marqués aij . En prévoyant le luminophore 17 sur la figure 7B sous la forme de luminophores rouges, verts et bleus pour les pixels individuels, on peut obtenir un afficheur à plasma qui permet un affichage multicolore. L'affichage peut se faire sur la surface supérieure ou inférieure de l'afficheur à plasma représenté sur la figure 7B. Dans cet exemple, l'affichage se fait de manière appropriée sur la surface inférieure. Il en va ainsi car dans ce cas on obtient un plus grand coefficient d'ouverture, et les luminophores luminescents peuvent être observés directement, c'est-à-dire qu'une intensité lumineuse plus élevée peut être obtenue.

La figure 8 est une vue en plan représentant seulement les électrodes du panneau d'affichage à

plasma représenté sur les figures 7A et 7B. En référence à la figure 8, la référence 10 désigne le panneau d'affichage à plasma, 21 une section scellée obtenue en scellant les premier et deuxième substrats isolants 11 et 12 avec du gaz de décharge scellé à l'intérieur, CC1, CC2, ..., CCm les électrodes de décharge entretenue 13a, SS1, SS2, ..., SSm les électrodes de balayage 13b et DD1, DD2, ..., DDn les électrodes en colonne 14.

10 Un panneau d'affichage au plasma réel comprend, par exemple, 480 électrodes de balayage SS1, SS2, ..., SSm, 480 électrodes de décharge entretenue CC1, CC2, ..., CCm, et 1920 électrodes en colonne DD1, DD2, ..., DDn. Les intervalles entre les pixels sont de 0,35 mm entre électrodes en colonne adjacentes et de 1,05 mm entre électrodes de balayage adjacentes. La distance entre chaque électrode de balayage et chaque électrode en colonne est de 0,1 mm.

15 Un procédé pour fournir un affichage à gradation sur le dispositif afficheur à plasma ci-dessus va maintenant être décrit.

Dans le panneau d'affichage à plasma, à l'inverse d'autres dispositifs, il est difficile d'obtenir un affichage à gradation à densité élevée en faisant varier la tension appliquée, car il n'y a pas de relation linéaire entre la tension appliquée et l'intensité lumineuse. Habituellement, l'affichage à gradation est obtenu en commandant le nombre d'instantes d'émission lumineuse. En particulier, un procédé à secteurs de champ qui sera décrit dans ce qui suit est utilisé pour l'affichage à gradation à intensité lumineuse élevée.

La figure 9 est une vue décrivant une séquence d'attaque dans le procédé à secteurs de champ. Sur le graphique, l'axe des ordonnées est destiné aux électrodes de balayage et l'axe des abscisses indique le temps. Une trame d'image est fournie dans un champ. La durée de champ varie en fonction des différents ordinateurs et systèmes de télédiffusion, mais dans de nombreux cas, elle est réglée pour se situer dans la plage de 1/50 à 1/75 secondes.

Comme indiqué sur la figure 9, dans l'affichage d'images à gradation sur le panneau d'affichage à plasma, un champ est divisé en k secteurs de champ (à savoir, 6 secteurs de champ SF1 à SF6 dans le cas de la figure 9). Comme cela sera décrit par la suite en référence à la figure 10, chaque secteur de champ se compose d'un temps d'écriture pour écrire des données sous la commande d'impulsions de décharge préliminaire, d'impulsions d'effacement de décharge préliminaire, d'impulsions de balayage et d'impulsions de données, et d'un temps de décharge entretenue pour l'émission de lumière d'affichage.

L'intensité de la lumière émise par chaque pixel est commandée par pondération ou en multipliant le nombre d'instantanés d'émission lumineuse à décharge entretenue provenant de chaque pixel dans chaque secteur de champ par 2^n selon

$$\text{intensité} = \sum_{n=1}^k (L_n \times 2^{n-1}) \times a_n$$

Dans la formule (1), n est le nombre de série du secteur de champ. A savoir, le 1er secteur de champ est le secteur de champ de plus faible intensité lumineuse, et le k-ième secteur de champ est le secteur de champ

de plus forte intensité lumineuse. L_1 est l'intensité lumineuse du secteur de champ de plus faible intensité lumineuse, a_n est une variable ayant pour valeur "1" ou "0", et vaut "1" lorsque de la lumière est émise et "0" lorsque ce n'est pas le cas dans le pixel concerné du n-ième secteur de champ. L'intensité lumineuse peut être commandée en choisissant si la lumière provenant de chaque secteur de champ doit être "allumée" ou "éteinte".

10 La figure 9 représente le cas où k vaut 6. Lorsque l'affichage en couleur est fait avec un pixel rouge, un pixel vert et un pixel bleu formant un ensemble, $2^k = 2^6 = 64$ gradations d'affichage à gradation sont possible dans chaque couleur. L'affichage couleur peut se faire
15 dans 64^3 , c'est-à-dire 262144 couleurs différentes (y compris le noir).

Lorsque k vaut 1, un champ est constitué d'un secteur de champ, et un affichage à deux gradations (c'est-à-dire affichage "allumé" ou "éteint") peut être
20 obtenu dans chaque couleur.

Les formes d'onde d'attaque vont maintenant être décrites. La figure 10 est une vue représentant un exemple de formes d'onde de tension d'attaque et une forme d'onde d'émission de lumière dans un secteur de
25 champ dans le panneau d'affichage à plasma de l'art antérieur représenté sur les figures 7 et 8.

En référence à la figure 10, la forme d'onde de la tension appliquée aux électrodes de décharge entretenue CC1, C2, ..., CCm est marquée (A).

30 La forme d'onde de la tension appliquée à l'électrode de balayage SS1 est marquée (B).

La forme d'onde de la tension appliquée à l'électrode de balayage SS2 est marquée (C).

La forme d'onde de la tension appliquée à l'électrode de balayage SS_m est marquée (D).

La forme d'onde de la tension appliquée à l'électrode en colonne DD₁ est marquée (E).

5 La forme d'onde de la tension appliquée à l'électrode en colonne DD₂ est marquée (F).

La forme d'onde de l'émission lumineuse du pixel a₁₁ est marquée (G).

10 Les impulsions hachurées dans les formes d'onde (E) et (F) indiquent que leur présence ou leur absence est déterminée par le fait que des données à écrire sont présentes ou non.

15 Comme formes d'onde de tension de données, la figure 10 représente le cas où des données sont écrites dans les pixels a₁₁ et a₂₂. En ce qui concerne les pixels dans la 3-ième ligne et les lignes suivantes, il est indiqué que l'affichage est réalisé en fonction de la présence ou l'absence de données.

20 Les impulsions de décharge entretenue 31 et les impulsions de décharge préliminaire 36 sont appliquées aux électrodes de décharge entretenue CC₁, CC₂, ..., CC_m.

25 Les impulsions de balayage 33 sont appliquées en séquence linéaire aux électrodes de balayage SS₁, SS₂, ..., SS_m selon des synchronisations indépendantes en plus des impulsions communes, c'est-à-dire les impulsions de décharge entretenue 32, les impulsions d'effacement 35 et les impulsions d'effacement de décharge préliminaire 37. Les impulsions de données 34
30 sont appliquées en synchronisme aux impulsions de balayage 33 aux électrodes en colonne DD_j ($j = 1, 2, \dots, n$) lorsque des données d'émission lumineuse sont présentes.

Le fonctionnement du panneau d'affichage à plasma de l'art antérieur représenté sur les figures 7 et 8 va maintenant être décrit. La décharge des pixels qui étaient "allumés" dans la sous-trame immédiatement
5 précédente est effacée par une impulsion d'effacement 35. Ensuite, la décharge forcée de tous les pixels est provoquée une fois par une impulsion de décharge préliminaire 36. La décharge préliminaire est ensuite effacée par l'impulsion d'effacement de décharge
10 préliminaire 37. Maintenant, une décharge d'écriture peut facilement être provoquée par les impulsions de balayage qui sont ensuite appliquées.

Une fois que la décharge préliminaire a été effacée, la décharge d'écriture est provoquée en
15 appliquant des impulsions de balayage 33 et des impulsions de données 34 avec les mêmes synchronisations entre les électrodes de balayage et les électrodes en colonne. Ensuite, la décharge entretenue est maintenue entre chaque électrode de
20 décharge entretenue et l'électrode de balayage associée par des impulsions de décharge entretenue 31 et 32.

Lorsqu'une impulsion de balayage seule 33 ou une impulsion de données seule 34 est appliquée, aucune décharge d'écriture n'est provoquée, ni aucune décharge
25 entretenue n'est provoquée. Cette fonction est appelée fonction de mémoire, et l'intensité de la lumière émise dans chaque secteur de champ est commandée par le nombre de fois où la décharge entretenue est provoquée.

Maintenant, le circuit d'attaque du panneau
30 d'affichage à plasma de l'art antérieur va être décrit en référence à la figure 11. Le circuit comprend un groupe de pixels de panneau d'affichage à plasma 41, un générateur 42 pour générer des impulsions de décharge

préliminaire, un générateur d'impulsions 43 pour
générer les impulsions de décharge entretenue du côté
des électrodes de décharge entretenue 31 et comprenant
un circuit de récupération d'énergie, un générateur
5 d'impulsions 44 pour générer les impulsions
d'effacement du côté de balayage 35 et les impulsions
d'effacement de décharge préliminaire 37, un générateur
d'impulsions de balayage 45, et un générateur
d'impulsions 46 connecté par l'intermédiaire d'un
10 mélangeur 47 aux électrodes de balayage pour générer
les impulsions de décharge entretenue du côté des
électrodes de balayage 32 et comprenant un circuit de
récupération d'énergie. Le mélangeur 47 mélange les
impulsions de décharge entretenue du côté des
15 électrodes de balayage et les impulsions de balayage.
La référence TP1 désigne une borne de sortie du
générateur d'impulsions de décharge entretenue du côté
des électrodes de décharge entretenue 43 ou du
générateur d'impulsions de décharge entretenue du côté
20 des électrodes de balayage 46.

Etant donné que la capacité électrostatique du
panneau d'affichage à plasma est élevée, un circuit
couramment appelé circuit de récupération d'énergie
destiné à récupérer la puissance de charge et de
25 décharge de la capacité électrostatique est utilisé
pour récupérer la puissance de charge et de décharge
des impulsions de décharge entretenue et un circuit
consommant moins d'énergie est utilisé pour les
générateurs d'impulsions de décharge entretenue du côté
30 des électrodes de décharge entretenue et des électrodes
de balayage 43 et 46 (voir, par exemple, la publication
de brevet japonais mise à l'inspection publique N°61-
132997) ..

Le circuit de base et le fonctionnement de ce premier art antérieur vont maintenant être décrits. La figure 12 est un schéma de circuit représentant la construction de base du circuit de génération d'impulsions de décharge entretenue de l'art antérieur avec un circuit de récupération de puissance, pour générer des impulsions de décharge entretenue.

En référence à la figure 12, le circuit comprend un condensateur de sortie à alimentation à courant continu C100, une capacité externe C101 comprenant la capacité flottante dans le circuit, une capacité électrostatique équivalente C102 entre chaque électrode de balayage et l'électrode de décharge entretenue associée dans le panneau d'affichage à plasma, des commutateurs de côté haute tension S100, S101, S102 et S103, des diodes D100, D101, D102 et D103, et une bobine de récupération d'énergie L100. La référence TP1 désigne la borne de sortie du générateur d'impulsions de décharge entretenue du côté des électrodes de décharge entretenue ou des électrodes de balayage 43 ou 46, et TP2 désigne une borne, à laquelle est connectée une alimentation en courant continu fournissant la tension d'impulsions de décharge entretenue (VS).

Le fonctionnement du circuit représenté sur la figure 12 va être décrit brièvement en référence à un diagramme des temps représenté sur la figure 13. Pour fournir la tension d'impulsions de décharge entretenue, à l'instant T100 le commutateur S103 est mis à l'état bloqué tandis que le commutateur S100 est rendu passant. Il en résulte que la capacité externe C101 et la capacité du panneau C102 sont chargées par l'intermédiaire de la bobine L100.

A l'instant T101, la tension au niveau de la borne TP1 dépasse la tension d'alimentation en courant continu (VS) au niveau de la borne TP2, de sorte que la diode D102 est rendue passante afin de fixer le niveau de la tension à la borne TP1 sur la tension (VS) à la borne TP2.

Si le commutateur S100 est alors maintenu "passant", un courant est provoqué dans le circuit fermé de la bobine L100, la diode D102 et le commutateur S100 par la force électromotrice de la bobine L100. Cette puissance serait perdue dans le circuit fermé. En conséquence, le commutateur S100 est bloqué en synchronisme précis à l'instant T101, auquel la tension à la borne TP1 dépasse la tension à la borne TP2. Par conséquent, l'énergie stockée dans la bobine L100 est récupérée dans le condensateur C100 connecté à la borne TP1 par l'intermédiaire de la bobine L100, la diode D100, le condensateur C100 et la diode D101.

A l'instant T101 suivant, lorsque la tension à la borne TP1 dépasse la tension à la borne TP2, le commutateur S102 est fermé pour connecter l'alimentation à courant continu par l'intermédiaire de la borne TP1 et fixer la tension à la borne TP1 à la tension d'impulsions de tension entretenue (VS).

A l'instant T102 suivant, le commutateur S102 est rendu passant tandis que le commutateur S101 est rendu passant pour enlever la tension d'impulsions de décharge entretenue. Il en résulte que la tension à la borne TP1 est réduite à une tension nulle par l'intermédiaire de la bobine L100. A un instant suivant lorsque la tension à la borne TP1 devient inférieure à zéro de tension, la diode 103 est rendue passante, de

sorte que la tension à la borne TP1 est fixée à la tension zéro.

Si le commutateur S101 est alors maintenu "passant", un courant s'écoule dans le circuit fermé de la bobine L100, le commutateur S101 et la diode D103 en raison de la force électromotrice de la bobine L101 et cette puissance serait perdue dans le circuit fermé. En conséquence, le commutateur S101 est bloqué en synchronisme précis à l'instant T103 lorsque la tension à la borne TP1 devient inférieure à la tension nulle. Ainsi, l'énergie stockée dans la bobine L100 est récupérée dans le condensateur C100 connecté à la borne TP2 par l'intermédiaire de la bobine L100, la diode D100, le condensateur C100 et la diode D102.

Tandis que dans cet art antérieur une tension d'impulsions de polarité positive est générée, dans le cas des formes d'onde d'attaque de l'art antérieur représentées sur la figure 10 une tension d'impulsions de polarité négative est utilisée. Dans ce cas, la borne d'alimentation de puissance TP2 peut être mise à la masse de manière à ce que la partie du circuit mise à la masse soit connectée au côté négatif de l'alimentation en courant continu. Dans ce cas, la capacité externe C101 et la capacité électrostatique C102 du panneau peut être mise à la masse de manière équivalente à une extrémité comme indiqué sur la figure 12, comme cela est habituel.

Comme décrit ci-dessus, pour une récupération d'énergie efficace, il est nécessaire de commander avec précision les synchronisations ou instants où les commutateurs S100 et S101 sont mis à l'état bloqué. Une commande de synchronisation inadéquate augmenterait la perte de puissance dans le circuit de récupération

d'énergie et réduirait fortement l'efficacité de récupération d'énergie et, dans le pire des cas, se traduirait par le claquage des diodes D102 et D103 et des commutateurs S100 et S101.

5 La commande de synchronisation ci-dessus est efficace dans le cas du panneau électroluminescent décrit comme mode de réalisation dans la publication de brevet japonais mise à l'inspection publique N°61-132997 ci-dessus, dans lequel le fonctionnement peut
10 être relativement lent. Dans ce panneau électroluminescent, le temps de montée ou de descente des impulsions de données appliquées aux électrodes en colonne est de plusieurs microsecondes ou plus. Un tel temps de montée et de descente permet l'utilisation
15 d'éléments MOSFET de puissance avec des délais de fonctionnement d'environ 0,1 microseconde pour réaliser comme commutateurs S100 et S101 ceux qui peuvent être maintenus "passants" seulement pendant plusieurs microsecondes, un laps de temps correspondant au temps
20 de montée ou de descente ci-dessus.

Cependant, la situation est différente avec le panneau d'affichage à plasma ou similaire, qui doit avoir un fonctionnement très rapide comparé au panneau électroluminescent. Dans le panneau d'affichage à
25 plasma, le temps de montée ou de descente des impulsions de décharge entretenue est d'environ 0,2 à 0,5 microseconde. Un commutateur à puissance élevée et tension de claquage élevée, qui peut avoir un fonctionnement suffisamment rapide (de préférence avec
30 un temps de retard de fonctionnement de 0,1 microseconde ou moins) et peut être maintenu "passant" avec précision pendant seulement ce bref temps de

montée ou de descente, n'est pas disponible, ou est onéreux, le cas échéant.

Par conséquent, la construction de circuit représentée dans la publication de brevet japonais mis à l'inspection publique N°61-132997 ci-dessus ne peut pas remplir suffisamment les exigences pour le panneau d'affichage à plasma.

La publication de brevet japonais mis à l'inspection publique N°63-101897 et la publication de brevet japonais mis à l'inspection publique N°8-160901 présentent des circuits d'attaque de type à récupération d'énergie pour délivrer des impulsions à des panneaux d'affichage à plasma. Ces circuits d'attaque vont maintenant être décrits comme deuxième art antérieur.

La figure 14 est un schéma de circuit représentant le circuit de base de ce deuxième art antérieur. En référence à la figure 14, le circuit comprend des commutateurs S11 à S14, des diodes D11 à D14, une bobine de récupération d'énergie L1, une capacité électrostatique du panneau d'affichage à plasma comme charge, et un condensateur de récupération d'énergie C100 ayant 100 fois la capacité électrostatique C2 ou plus. La référence TP1 désigne une borne de sortie du générateur d'impulsions de décharge entretenue du côté des électrodes de décharge entretenue ou des électrodes de balayage comme indiqué sur la figure 11. La référence TP2 désigne une borne connectée à une alimentation destinée à fournir la tension d'impulsions de décharge entretenue.

Le circuit de cet art antérieur, comme le circuit du premier art antérieur tel que représenté sur la

figure 11, va être décrit comme un circuit de génération d'impulsions de polarité positive.

En référence à la figure 15, qui représente le fonctionnement des commutateurs et la forme d'onde de tension de sortie dans ce circuit, à l'état stable d'application d'impulsions au panneau d'affichage à plasma, la tension aux bornes du condensateur C10 est environ la moitié de la tension (VS) à la borne TP2.

Pour provoquer la montée d'impulsion, le commutateur S14, qui fixait le niveau de la tension à TP1 sur la tension de masse, est mis à l'état bloqué tandis que le commutateur S11 est rendu passant. Il en résulte que le courant est amené à s'écouler dans un état de résonance en série depuis le condensateur C10, à travers le commutateur S11, la diode D11 et la bobine L1. Lorsque la tension à la borne TP1 devient maximale à la résonance de la bobine L1 et la capacité électrostatique C2, le commutateur S13 est rendu passant pour fixer le niveau de la tension à la borne TP1 sur la tension à la borne TP2, c'est-à-dire la tension (VS) de la source de tension d'impulsions de décharge entretenue.

Pour provoquer la descente de l'impulsion, les commutateurs S11 et S13 sont mis à l'état bloqué tandis que le commutateur S12 est rendu passant. Il en résulte que la tension à la borne TP1 chute. Comme dans le cas de la montée d'impulsion, lorsque la tension à la borne TP1 devient minimale à la résonance de la bobine L1 et la capacité électrostatique C2, le commutateur S14 est rendu passant pour fixer le niveau de la tension à la borne TP1 sur la tension de masse.

Tandis que l'on a noté que la capacité du condensateur C10 est 100 fois supérieure ou plus à la

capacité électrostatique C2 du panneau, cela n'est en aucune façon limitatif ; par exemple, il est suffisant qu'elle soit comparable à la capacité électrostatique C2 du panneau (voir, par exemple, la publication de brevet japonais mis à l'inspection publique N°8-137432).

Dans ce deuxième art antérieur, comme indiqué sur la figure 15, il n'est pas nécessaire que le temps à l'état "passant" des commutateurs S11 et S13 soit limité au temps de montée ou de descente de l'impulsion de sortie. Plus précisément, le temps à l'état "passant" peut être prolongé sans aucun problème de fonctionnement jusqu'à la fin du temps de fixation de niveau suivant (de l'instant T12 à l'instant T13).

Il est ainsi possible de réaliser facilement un panneau d'affichage à plasma en utilisant des transistors MOSFET de l'art antérieur ou similaire, même avec un temps de montée ou de descente aussi court que 0,2 à 0,5 microseconde.

Dans le deuxième art antérieur tel qu'indiqué ci-dessus, cependant, comme on peut le voir d'après la forme d'onde de la tension au niveau de la borne TP1 sur la figure 15, une tension de saut ΔV est toujours provoquée lorsque le circuit de fixation de niveau est fermé lors de la montée et de la descente de l'impulsion (c'est-à-dire aux instants T12 et T14) en raison de la perte de puissance dans le circuit de récupération d'énergie, qui est constitué par des transistors MOSFET ou similaires ayant une résistance à l'état passant finie.

Par conséquent, aux instants T12 et T14, un courant brusque est provoqué dans le circuit de fixation de niveau, se traduisant par une perte de

puissance dans les commutateurs S13 et S14 ainsi que par une génération de bruit.

La publication de brevet japonais mis à l'inspection publique N°8-152865 présente un circuit d'attaque de type à récupération d'énergie qui délivre des impulsions à un panneau d'affichage à plasma. Ce circuit d'attaque va maintenant être décrit comme troisième art antérieur. La figure 16 est un schéma synoptique représentant la construction de base du troisième art antérieur.

En référence à la figure 16, un générateur d'impulsions de décharge entretenue du côté des électrodes de décharge entretenue 48 est utilisé à la place des générateurs d'impulsions de décharge entretenue du côté des électrodes de décharge entretenue et des électrodes de balayage 43 et 46 utilisés dans l'art antérieur représenté en référence à la figure 11. Les références TP21 et TP22 désignent des bornes de sortie du générateur d'impulsions de décharge entretenue 48.

La figure 17 est un schéma de circuit représentant le générateur d'impulsions de décharge entretenue 48. En référence à la figure 17, la référence TP3 désigne une borne connectée à une alimentation destinée à fournir la tension d'impulsions de décharge entretenue, TP21 et TP22 désignent les bornes de sortie d'impulsions de décharge entretenue comme indiqué sur la figure 16, S21 à S26 désignent des commutateurs pour maintenir le niveau des tensions entre les bornes de sorties TP21 et TP22 à la tension de masse ou la tension d'impulsions de décharge entretenue, S25 à S26 désignent des commutateurs de récupération d'énergie, L21 désigne une bobine de récupération d'énergie, et

D25 et D26 désignent des diodes de récupération d'énergie.

5 Ce troisième art antérieur, à l'inverse des premier et deuxième arts antérieurs précédents, va être décrit comme un circuit qui génère des impulsions de décharge entretenue de polarité négative.

10 En référence à la figure 18, qui est un diagramme de forme d'onde illustrant le fonctionnement des commutateurs et représentant la forme d'onde de la tension de sortie du circuit, les commutateurs S21 et S24 sont "passants" à l'instant T20 tandis que le commutateur S25 est à "l'état bloqué". De plus, une tension d'impulsions de décharge entretenue de polarité négative (-VS) prévaut au niveau de la borne TP22.

15 Lorsque les commutateurs S21, S24 et S25 sont mis à l'état bloqué tandis que le commutateur 26 est rendu passant à l'instant suivant T21, la capacité électrostatique C2 du panneau est déchargée par l'intermédiaire du commutateur S26, la diode D26 et la bobine L21, provoquant ainsi un courant de résonance dans ce circuit.

20 Lorsque le courant de résonance est terminé, la tension à la borne TP22 monte à l'instant T22 comme indiqué sur la forme d'onde de la tension au niveau de celle-ci sur la figure 18. A cet instant, les commutateurs S22 et S23 sont mis à l'état passant pour fixer le niveau de la tension à la borne TP21 à la tension d'impulsions de décharge entretenue (-VS) et fixer le niveau de la tension à la borne TP22 à la tension zéro.

30 Dans ce troisième art antérieur, comme indiqué sur la figure 18, il n'est pas nécessaire que le temps à l'état "passant" des commutateurs S25 et S26 soit

limité au temps de montée ou de descente de l'impulsion de sortie, et peut être prolongé sans aucun problème de fonctionnement jusqu'à la fin du temps de fixation de niveau suivant (de 1 à 5 microsecondes ou plus).

5 Il est ainsi possible de réaliser un panneau d'affichage à plasma en utilisant des transistors MOSFET de puissance de l'art antérieur même avec un temps de montée ou de descente aussi court que 0,2 à 0,5 microseconde.

10 Dans le troisième art antérieur, cependant, comme on le voit d'après les formes d'onde de la tension au niveau des bornes TP21 et TP22 comme indiqué sur la figure 18, une tension de saut ΔV apparaît toujours lorsque le circuit de maintien de niveau est fermé lors
15 de la montée et la descente d'impulsion (c'est-à-dire aux instants T22 et T24) en raison de la perte de puissance dans le circuit de récupération d'énergie, qui est constitué par des transistors MOSFET de puissance ou similaires ayant une résistance à l'état
20 "passant" finie.

Par conséquent, aux instants T22 et T24, un courant brusque est provoqué dans le circuit de fixation de niveau, ce qui se traduit par une perte de puissance dans les commutateurs S21 à S24 ainsi que par
25 du bruit.

Comme cela a été décrit, les arts antérieurs ci-dessus présentent les problèmes suivants.

Dans le premier art antérieur, il est difficile d'obtenir un fonctionnement avec une récupération
30 d'énergie d'une efficacité élevée en raison de la génération d'impulsion à vitesse élevée.

Dans le deuxième et le troisième arts antérieurs, le fonctionnement des commutateurs pour la fixation du

niveau de la tension provoque un courant brusque qui se traduit par une perte de puissance et la génération de bruit.

5 RESUME DE L'INVENTION

La présente invention a été développée en vue de résoudre les problèmes inhérents à l'art antérieur, et un premier objet de l'invention est de proposer un circuit d'attaque de charge capacitive de type à
10 récupération d'énergie, qui peut résoudre le problème dans l'art antérieur qui fait qu'il est difficile d'obtenir un fonctionnement avec récupération d'énergie efficace pendant une génération d'impulsion à vitesse élevée, et permet un fonctionnement rapide et efficace.

15 Un deuxième objet de la présente invention est de proposer un circuit d'attaque de charge capacitive de type à récupération d'énergie, qui peut apporter des améliorations concernant le problème du troisième art antérieur qui fait que le fonctionnement de
20 commutateurs de fixation de niveau de tension provoque un courant brusque qui se traduit par une perte de puissance et la génération de bruit, et peut éliminer le courant brusque au moment du fonctionnement des commutateurs de fixation du niveau de tension,
25 permettant ainsi l'application d'impulsion à une charge capacitive, telle qu'un panneau d'affichage, sans perte de puissance ou génération de bruit due à un tel courant brusque.

30 Selon l'invention, il est proposé un circuit d'attaque de charge capacitive pour délivrer des impulsions à une charge capacitive comprenant :

un circuit série constitué d'une bobine et d'un condensateur avec une borne connectée à une première électrode de la charge capacitive ;

5 un premier commutateur de fixation de niveau de tension connecté à une première électrode de la charge capacitive et également connecté entre une borne du circuit série et une borne du côté haute tension d'une alimentation en courant continu ;

10 un deuxième commutateur de fixation de niveau de tension connecté à une première électrode de la charge capacitive et également connecté entre une borne du circuit série et une borne du côté basse tension de l'alimentation en courant continu ;

15 un premier commutateur de récupération d'énergie connecté entre l'autre borne du circuit série et le côté haute tension de l'alimentation en courant continu ;

20 un deuxième commutateur de récupération d'énergie connecté entre l'autre borne du circuit série et le côté basse tension de l'alimentation en courant continu ; et des diodes connectées en parallèle aux commutateurs respectifs de manière à ce que leur borne de cathode soit connectée à la borne de côté haute tension de l'alimentation en courant continu.

25 Dans le circuit d'attaque de charge capacitive, les impulsions sont délivrées à la charge réactive tout en récupérant l'énergie inefficace de celle-ci en répétant :

30 (a) une première étape consistant à rendre passant seulement le premier commutateur de fixation de niveau de tension (S3) connecté à la borne du côté haute tension de l'alimentation en courant continu de manière à fixer le niveau de la tension au niveau de la

première électrode de la charge capacitive à la tension au niveau de la borne du côté haute tension de l'alimentation en courant continu ;

5 (b) une deuxième étape consistant à provoquer un premier courant de résonance en mettant à l'état bloqué le premier et le deuxième commutateurs de fixation de niveau de tension (S3 et S4) et en rendant passant le deuxième commutateur de récupération d'énergie (S2) connecté à la borne du côté basse tension de l'alimentation en courant continu de manière à
10 provoquer la montée de la tension au niveau de la première électrode de la charge capacitive depuis la tension à la borne du côté haute tension de l'alimentation en courant continu à la tension à la
15 borne du côté basse tension de l'alimentation en courant continu ;

(c) une troisième étape consistant à rendre passant le deuxième commutateur de fixation de niveau de tension (S4) connecté à la borne du côté basse
20 tension de l'alimentation en courant continu de manière à fixer le niveau de la tension au niveau de la première électrode de la charge capacitive à la tension au niveau de la borne du côté basse tension de l'alimentation en courant continu ;

25 (d) une quatrième étape consistant à mettre à l'état bloqué le deuxième commutateur de récupération d'énergie (S2) connecté à la borne du côté basse tension de l'alimentation en courant continu pendant un laps de temps, pendant lequel le sens du premier
30 courant de résonance dans la bobine (L1) est inversé et un deuxième courant de résonance s'écoule dans le sens inversé ;

(e) une cinquième étape consistant à rendre passant seulement le deuxième commutateur de fixation de niveau de tension (S4) connecté à la borne du côté basse tension de l'alimentation en courant continu de manière à fixer le niveau de la tension au niveau de la première électrode de la charge capacitive à la tension au niveau de la borne du côté basse tension de l'alimentation en courant continu ;

(f) une sixième étape consistant à provoquer un troisième courant de résonance en mettant à l'état bloqué le premier et le deuxième commutateurs de fixation du niveau de la tension (S3 et S4) et en rendant passant le commutateur de récupération d'énergie S1 de manière à provoquer la montée de la tension au niveau de la première électrode de la charge capacitive depuis la tension à la borne du côté de basse tension de l'alimentation en courant continu à la tension au niveau de la borne du côté haute tension de l'alimentation en courant continu ;

(g) une septième étape consistant à rendre passant le premier commutateur de fixation de niveau de tension (S3) connecté à la borne du côté haute tension de l'alimentation en courant continu de manière à fixer le niveau de la tension au niveau de la première électrode de la charge capacitive à la tension au niveau de la borne du côté haute tension de l'alimentation en courant continu ; et

(h) une huitième étape consistant à mettre à l'état bloqué le commutateur de récupération d'énergie (S1) connecté à la borne du côté haute tension de l'alimentation en courant continu pendant un laps de temps, pendant lequel le sens du troisième courant de résonance dans la bobine (L1) est inversé et un

quatrième courant de résonance s'écoule dans le sens inversé.

Selon un autre aspect de la présente invention, il est proposé un circuit d'attaque de charge capacitive pour délivrer des impulsions à une charge capacitive
5 comprenant :

un circuit série constitué d'une première bobine et d'un condensateur avec une borne connectée à une première électrode de la charge capacitive ;

10 un premier commutateur de fixation de niveau de tension connecté à une première électrode de la charge capacitive et également connecté entre une borne du circuit série et une borne du côté haute tension d'une alimentation en courant continu, une première diode
15 étant connectée en parallèle au premier commutateur de fixation de niveau de tension, un deuxième commutateur de fixation de niveau de tension connecté à la première électrode de la charge capacitive et également connecté entre une borne du circuit série et une borne du côté basse tension d'une alimentation en courant continu ;
20 une deuxième diode étant connectée en parallèle au deuxième commutateur de fixation de niveau de tension ;

une troisième diode connectée à l'autre borne du circuit série et également connectée à la borne du côté
25 haute tension de l'alimentation en courant continu ;

une quatrième diode connectée à l'autre borne du circuit série et également connectée à la borne du côté basse tension de l'alimentation en courant continu ;

une deuxième bobine, dont une borne est connectée
30 à l'autre borne du circuit série ;

un premier commutateur de récupération d'énergie connecté à l'autre borne de la deuxième bobine et à la

borne du côté haute tension de l'alimentation en courant continu ;

un deuxième commutateur de récupération d'énergie connecté entre l'autre borne de la deuxième bobine et la borne du côté basse tension de l'alimentation en courant continu ; et

les bornes de cathode des diodes sont plus proches de la borne du côté haute tension de l'alimentation en courant continu.

10 Dans le circuit d'attaque de charge capacitive ci-dessus, les impulsions sont délivrées à la charge réactive tout en récupérant l'énergie inefficace de celle-ci en répétant :

15 (a) une première étape consistant à rendre passant seulement le premier commutateur de fixation de niveau de tension (S3) connecté à la borne du côté haute tension de l'alimentation en courant continu de manière à fixer le niveau de la tension au niveau de la première électrode de la charge capacitive à la tension
20 au niveau de la borne du côté haute tension de l'alimentation en courant continu ;

(b) une deuxième étape consistant à provoquer un premier courant de résonance en mettant à l'état bloqué tous les commutateurs de fixation de niveau de tension
25 et en rendant passant le deuxième commutateur de récupération d'énergie (S2) connecté à la borne du côté basse tension de l'alimentation en courant continu de manière à provoquer la montée de la tension au niveau de la première électrode de la charge capacitive depuis
30 la tension à la borne du côté haute tension de l'alimentation en courant continu à la tension à la borne du côté basse tension de l'alimentation en courant continu ;

(c) une troisième étape consistant à rendre passant le deuxième commutateur de fixation de niveau de tension (S4) connecté à la borne du côté basse tension de l'alimentation en courant continu de manière à fixer le niveau de la tension au niveau de la première électrode de la charge capacitive à la tension au niveau de la borne du côté basse tension de l'alimentation en courant continu ;

(d) une quatrième étape consistant à mettre à l'état bloqué le deuxième commutateur de récupération d'énergie (S2) connecté à la borne du côté basse tension de l'alimentation en courant continu pendant un laps de temps, pendant lequel le sens du premier courant de résonance dans la bobine (L3) est inversé et un deuxième courant de résonance s'écoule dans le sens inversé ;

(e) une cinquième étape consistant à rendre passant seulement le deuxième commutateur de fixation de niveau de tension (S4) connecté à la borne du côté basse tension de l'alimentation en courant continu de manière à fixer le niveau de la tension au niveau de la première électrode de la charge capacitive à la tension au niveau de la borne du côté basse tension de l'alimentation en courant continu ;

(f) une sixième étape consistant à provoquer un troisième courant de résonance en mettant à l'état bloqué tous les commutateurs de fixation du niveau de la tension (S3 et S4) et en rendant passant le commutateur de récupération d'énergie S1 de manière à provoquer la montée de la tension au niveau de la première électrode de la charge capacitive depuis la tension à la borne du côté de basse tension de l'alimentation en courant continu à la tension au

niveau de la borne du côté haute tension de l'alimentation en courant continu ;

5 (g) une septième étape consistant à rendre passant le premier commutateur de fixation de niveau de tension (S3) connecté à la borne du côté haute tension de l'alimentation en courant continu de manière à fixer le niveau de la tension au niveau de la première électrode de la charge capacitive à la tension au niveau de la borne du côté haute tension de l'alimentation en courant continu ; et

10 (h) une huitième étape consistant à mettre à l'état bloqué le commutateur de récupération d'énergie (S1) connecté à la borne du côté haute tension de l'alimentation en courant continu pendant un laps de temps, pendant lequel le sens du troisième courant de résonance dans la bobine (L3) est inversé et un quatrième courant de résonance s'écoule dans le sens inversé.

15 Selon un autre aspect de la présente invention, il est proposé un circuit d'attaque de charge capacitive pour délivrer des impulsions à une charge capacitive comprenant :

20 un premier circuit parallèle comprenant une première diode ayant une cathode connectée à une borne du côté haute tension d'une alimentation en courant continu connectée en parallèle à un premier commutateur ;

25 un deuxième circuit parallèle comprenant une deuxième diode ayant une anode connectée à une borne à tension plus basse de l'alimentation en courant continu connectée en parallèle à un deuxième commutateur ;

un premier circuit série comprenant un circuit à connexion en série des premier et deuxième circuits parallèle ;

5 un troisième circuit parallèle comprenant une troisième diode ayant une cathode connectée à une borne du côté haute tension d'une alimentation en courant continu connectée en parallèle à un troisième commutateur ;

10 un quatrième circuit parallèle comprenant une quatrième diode ayant une anode connectée à une borne à tension plus basse de l'alimentation en courant continu connectée en parallèle à un quatrième commutateur ;

15 un deuxième circuit série comprenant un circuit à connexion en série des troisième et quatrième circuits parallèle ;

un troisième circuit série constitué d'une bobine et d'un condensateur connectés entre les points de connexion des premier et deuxième circuits série ;

20 dans lequel la charge capacitive est connectée entre le point de connexion série du premier circuit série et la cathode de la première diode, la borne du côté haute tension de l'alimentation en courant continu est connectée à la cathode des première et troisième diodes, et la borne de plus basse tension de
25 l'alimentation en courant continu est connectée aux anodes des deuxième et quatrième diodes.

Selon encore un autre aspect de la présente invention, il est proposé un circuit d'attaque de charge capacitive pour délivrer des impulsions à une
30 charge capacitive comprenant :

un premier circuit parallèle comprenant une première diode ayant une cathode connectée à une borne du côté haute tension d'une alimentation en courant

continu connectée en parallèle à un premier commutateur ;

5 un deuxième circuit parallèle comprenant une deuxième diode ayant une anode connectée à une borne à tension plus basse de l'alimentation en courant continu connectée en parallèle à un deuxième commutateur ;

un premier circuit série comprenant un circuit à connexion en série des premier et deuxième circuits parallèle ;

10 un deuxième circuit série comprenant une troisième diode ayant une cathode connectée à une borne du côté haute tension de l'alimentation en courant continu et une quatrième diode ayant une anode connectée à une borne à tension plus basse de l'alimentation en courant continu ;

15 un troisième circuit série constitué d'un troisième commutateur et d'un quatrième commutateur connecté entre les bornes basse tension et haute tension ;

20 un quatrième circuit série constitué d'une bobine et d'un condensateur connectés entre les points de connexion série des premier et deuxième circuits série ;

25 une bobine connectée entre les points de connexion série des deuxièmes et troisièmes circuits série ;

30 dans lequel la charge capacitive est connectée entre le point de connexion série du premier circuit série et la cathode de la première diode, la borne du côté haute tension de l'alimentation en courant continu est connectée à la cathode des première et troisième diodes et au troisième commutateur, et la borne de plus basse tension de l'alimentation en courant continu est

connectée aux anodes des deuxième et quatrième diodes et au quatrième commutateur.

5 Avec la constitution ci-dessus de la présente invention, il est possible de résoudre tous les problèmes ci-dessus inhérents à l'art antérieur. En particulier, la construction du circuit ci-dessus selon la présente invention permet un fonctionnement rapide d'un circuit d'attaque de charge capacitive de type à récupération d'énergie, dont l'efficacité de
10 récupération d'énergie est élevée lorsqu'il fonctionne rapidement, permettant ainsi l'application d'un tel circuit d'attaque également à l'attaque d'un panneau d'affichage à plasma.

15 Selon la présente invention, il est également possible de réaliser un circuit d'attaque de charge capacitive de type à récupération d'énergie, qui est exempt de perte de puissance ou de génération de bruit due à un quelconque courant brusque.

20 D'autres objets et caractéristiques deviendront plus clairs d'après la description suivante en référence aux dessins annexés.

BREVE DESCRIPTION DES DESSINS

25 La figure 1 est un schéma de circuit représentant la construction de circuit d'un premier mode de réalisation du circuit d'attaque de charge capacitive selon la présente invention ;

la figure 2 est un diagramme de forme d'onde illustrant le fonctionnement du circuit d'attaque
30 représenté sur la figure 1 ;

la figure 3 est un schéma de circuit représentant une construction de circuit plus spécifique du premier mode de réalisation ;

la figure 4 est un schéma de circuit représentant la construction de circuit de base d'un deuxième mode de réalisation selon la présente invention ;

5 la figure 5 est un schéma de circuit représentant la construction de circuit de base d'un troisième mode de réalisation selon la présente invention ;

la figure 6 est un schéma de circuit représentant la construction de circuit de base d'un quatrième mode de réalisation selon la présente invention ;

10 les figures 7A et 7B sont une vue en plan et une vue en coupe prise le long de la ligne x-x' sur la figure 7A d'une structure de panneau d'affichage à plasma de type à mémoire à courant alternatif ;

15 la figure 8 est une vue en plan représentant seulement les électrodes du panneau d'affichage à plasma représenté sur les figures 7A et 7B ;

la figure 9 est une vue décrivant une séquence d'attaque dans le procédé à secteurs de champ ;

20 la figure 10 est une vue représentant un exemple de formes d'onde de tension d'attaque et de formes d'onde d'émission de lumière dans un secteur de champ dans le panneau d'affichage à plasma de l'art antérieur représenté sur les figures 7 et 8 ;

25 la figure 11 est un schéma synoptique représentant un circuit d'attaque de panneau d'affichage à plasma de type à mémoire à courant alternatif de l'art antérieur ;

30 la figure 12 est un schéma de circuit représentant la construction de base du circuit de génération d'impulsions de décharge entretenue de l'art antérieur avec un circuit de récupération de puissance, destiné à générer des impulsions de décharge entretenue ;

la figure 13 représente le diagramme de temps pour expliquer le fonctionnement de la figure 12 ;

la figure 14 est un schéma de circuit représentant le circuit de base du deuxième art antérieur ;

5- la figure 15 représente le fonctionnement des commutateurs et la forme d'onde de la tension de sortie dans le circuit représenté sur la figure 14 ;

la figure 16 est un schéma synoptique représentant la construction de base du troisième art antérieur ;

10 la figure 17 est un schéma de circuit représentant le générateur d'impulsions de décharge 48 entretenue du troisième art antérieur ; et

la figure 18 représente un diagramme des temps pour expliquer le fonctionnement de la figure 17.

15

MODES DE REALISATION PREFERES DE L'INVENTION

Un mode de réalisation de l'invention va maintenant être décrit en relation à son application au panneau d'affichage à plasma représenté sur les figures 7 et 8, qui a été décrit comme charge capacitive en relation à l'art antérieur. Le panneau d'affichage à plasma comprend 480 électrodes de balayage SS1, SS2, ..., SSm, 480 électrodes de décharge entretenue CC1, CC2, ..., CCm, et 1920 électrodes en colonne DD1, DD2, ..., DDn. Dans le panneau, l'intervalle entre les pixels est de 0,35 mm entre électrodes en colonne adjacentes et de 1,05 mm entre électrodes de balayage adjacentes, et la distance entre le plan des électrodes de balayage et le plan des électrodes en colonne est de 0,1 mm.

30

La construction de circuit est la même que celle représentée sur la figure 11, et le circuit d'attaque de charge capacitive selon la présente invention est

appliqué aux générateurs d'impulsions de décharge entretenue du côté des électrodes de décharge entretenue et des électrodes de balayage 43 et 46.

La figure 1 est un schéma de circuit représentant la construction de circuit d'un premier mode de réalisation du circuit d'attaque de charge capacitive selon la présente invention. En référence à la figure 1, le circuit illustré comprend un condensateur de sortie d'alimentation en courant continu C1, une capacité résultante C2 de la capacité externe comprenant la capacité flottante dans le circuit et la capacité électrostatique équivalente entre les électrodes de balayage et les électrodes de décharge entretenue et entre ces électrodes et les électrodes en colonne dans le panneau d'affichage à plasma, des commutateurs de côté haute tension S1 à S4, des diodes D1 à D4 et une bobine de récupération d'énergie L1. La référence TP1 désigne une borne de sortie du générateur d'impulsions de décharge entretenue du côté des électrodes de décharge entretenue ou des électrodes de balayage 43 ou 46 représenté sur la figure 11, TP3 désigne une borne connectée à une alimentation en courant continu fournissant la tension d'impulsions de décharge entretenue (-VS), et TP4 désigne une borne connectée à la bobine L1 et un condensateur C3 en série avec celle-ci.

Le mode de réalisation représenté sur la figure 1 est le même que le circuit de l'art antérieur représenté sur la figure 12 sauf que le condensateur C3 est prévu en outre pour la récupération d'énergie.

Bien que le mode de réalisation soit différent du circuit de l'art antérieur représenté sur la figure 12 seulement en ce que le condensateur C3 de récupération

d'énergie est en outre prévu en ce qui concerne la construction du circuit, il est tout à fait différent du circuit de l'art antérieur en ce qui concerne le fonctionnement du circuit. Le fonctionnement de base du circuit de ce mode de réalisation va maintenant être décrit en détail. Il est supposé que des impulsions de décharge entretenue à polarité négative sont générées.

La figure 2 est un diagramme de formes d'onde illustrant le fonctionnement des commutateurs de récupération d'énergie S1 et S2 et des commutateurs de fixation du niveau de la tension S3 et S4 dans le circuit et représentant la forme d'onde de la tension au niveau de la borne TP1, les formes d'onde des courants I1 à I3 (la polarité du courant étant positive dans le sens des flèches sur la figure 1), et la forme d'onde de la tension aux bornes du condensateur C3 (en référence à la borne TP4). Les références T0 à T8 marquent les instants du temps.

A l'instant T0 aucune impulsion de décharge entretenue ne prévaut. A ce moment-là, la tension au niveau de la borne TP1 est zéro, et seul le commutateur de fixation du niveau de la tension S3 est à l'état passant. Dans un état stable de génération d'impulsions, la tension ($-VR$, $VR > 0$) aux bornes du condensateur électrostatique C3 est inférieure à la tension d'impulsions de décharge entretenue, et approximativement la moitié de celle-ci ($-VS$, $VS > 0$).

C'est-à-dire, en supposant que

$$\Delta VR = |VS|/2 - |VR|,$$

$$\Delta VR > 0.$$

Quand le commutateur de fixation du niveau de la tension S3 est mis à l'état bloqué tandis que le commutateur de récupération d'énergie S2 est rendu

passant à l'instant T1, un premier courant de résonance est créé dans la bobine L1, le condensateur C3 et le commutateur de récupération d'énergie S2 de manière à charger la capacité électrostatique C2 du panneau, comme indiqué dans la forme d'onde du courant I1 sur la figure 2. Etant donné que la tension aux bornes de la capacité C3 est inférieure à $|V_S|/2$, à l'instant T1, la tension aux bornes de la bobine L1 est supérieure à $|V_S|/2$. Ainsi, à l'instant T2 de convergence substantielle du premier courant de résonance, la tension au niveau de la borne TP1 devient inférieure à -VS.

Lorsque la tension au niveau de la borne TP1 devient inférieure à la tension (-VS) au niveau de la borne TP3 délivrant la tension d'alimentation. à l'instant T2, la diode D4 est rendue passante.

Il en résulte que le niveau de la tension au niveau de la borne TP1 est maintenu au niveau de la tension d'impulsions de décharge entretenue (-VS). En même temps, le commutateur de fixation du niveau de la tension S4 est rendu passant. Lorsque cet état apparaît, un deuxième courant de résonance commence à s'écouler dans le circuit fermé de la bobine L1, le condensateur C3, le commutateur de récupération d'énergie S2 ou la diode D2, et le commutateur de fixation du niveau de la tension S4.

En notant T la période de résonance, L l'inductance de la bobine et C la capacité électrostatique,

$$T = 2\pi(LC)^{1/2}$$

Etant donné que (capacité de C3) \gg (capacité de C2), le deuxième courant de résonance s'écoule lentement comparé au courant de charge du panneau.

Le deuxième courant de résonance est inverse à l'instant T3. Le commutateur de récupération d'énergie S2 doit être maintenu passant jusqu'à l'instant T3 mais peut être rendu bloqué pendant un laps de temps de l'instant T3 à l'instant T4. Ce faisant, le deuxième courant de résonance continue à s'écouler jusqu'à l'instant T4 puis converge.

Pendant le laps de temps de l'instant T3 à l'instant T4, le courant I2 doit traverser au moins la diode D2. Le commutateur de récupération d'énergie S2 peut ainsi réduire le courant à zéro lorsque sa tension de borne correspond à la chute de tension aux bornes de la diode. Le commutateur S2 peut ainsi être mis à l'état bloqué avec très peu de perte de puissance.

Ensuite, la tension au niveau de la borne TP1 est réduite à zéro. A l'instant T5, le commutateur de fixation du niveau de la tension S4 est mis à l'état bloqué pendant que le commutateur de récupération d'énergie S1 est rendu passant. Il en résulte que la capacité électrostatique C2 du panneau est déchargée, provoquant le passage d'un troisième courant de résonance dans la bobine L1, le condensateur C3 et le commutateur de récupération d'énergie S1. Etant donné que la tension aux bornes de la capacité est inférieure à $|VS|/2$, à l'instant T5 la tension aux bornes de la bobine L1 est supérieure à $|VS|/2$. Ainsi, à l'instant T6 de convergence substantielle du troisième courant de résonance, la tension au niveau de la borne TP1 devient supérieure à la tension zéro.

Lorsque la tension au niveau de la borne TP1 devient supérieure à la tension zéro à l'instant T6, la diode D3 est rendue passante. Il en résulte que la tension au niveau de la borne TP1 est maintenue à la

tension zéro. En même temps, le commutateur de fixation du niveau de la tension S3 est rendu passant. Lorsque cet état apparaît, un quatrième courant de résonance commence à s'écouler dans le circuit fermé de la bobine L1, le condensateur C3, le commutateur de récupération d'énergie S1 ou la diode D1, et le commutateur de fixation du niveau de la tension S3.

Le quatrième courant de résonance est inversé à l'instant T7. Le commutateur de récupération d'énergie S1 doit être maintenu "passant" jusqu'à l'instant T7, et est mis à l'état bloqué pendant un laps de temps de l'instant T7 jusqu'à l'instant T8. En conséquence, le quatrième courant de résonance continue à s'écouler jusqu'à l'instant T8, et converge ensuite. Pendant un laps de temps de l'instant T7 à l'instant T8, le quatrième courant de résonance doit s'écouler au moins à travers la diode D1. Le commutateur de récupération d'énergie S1 peut ainsi réduire le courant à zéro lorsque sa tension de borne correspond à la chute de tension dans la diode, et peut être mis à l'état bloqué avec très peu de perte de puissance.

La capacité électrostatique du condensateur de récupération d'énergie C3 est choisie pour être au moins deux fois, de préférence au moins trois fois, la capacité électrostatique C2 du panneau. Si la capacité électrostatique du condensateur C3 est inférieure à la capacité électrostatique C2 du panneau, la tension appliquée au côté du panneau n'est pas suffisante au moment de la résonance ; par exemple, la tension au niveau de la borne TP1 ne tombe pas à -VS.

La capacité électrostatique du condensateur de récupération d'énergie C3 est choisie pour être inférieure à 30 fois, de préférence inférieure à 15

fois, la capacité électrostatique C2 du panneau. Si la capacité électrostatique du condensateur C3 est très grande par rapport à la capacité électrostatique C2 du panneau, le pic du deuxième ou du quatrième courant de résonance est augmenté pour augmenter la perte de puissance. Certains rapports de courant de pointe sont indiqués dans le Tableau 1.

Tableau 1

Condensateur 3	Rapport de charge de C3	Rapport temporel continu du 2 ^e ou 4 ^e courant de résonance	Rapport de pic du 2 ^e ou 4 ^e courant de résonance
2.C2	1	1	1
4.C2	2	1,4	1,4
9.C2	4,5	2,1	2,1

L'énergie de puissance qui est stockée dans le condensateur C3 à chaque cycle de montée ou de descente d'impulsion de récupération d'énergie est proportionnelle à :

(énergie d'impulsion stockée dans la capacité série résultante de la capacité électrostatique du condensateur C3 et la capacité électrostatique C2 du panneau) × (capacité électrostatique C2 du panneau) / (capacité électrostatique du condensateur C3).

Cela signifie que l'énergie de puissance stockée dans le condensateur C3 à chaque cycle de montée ou de descente d'impulsion est réduite en augmentant la capacité du condensateur C3.

Sans aucune impulsion générée, la tension VR aux bornes du condensateur C3 est déterminée par l'état

d'équilibre entre l'énergie de puissance stockée dans le condensateur C3 et la perte de puissance due à la résistance dans le circuit de récupération de puissance dans ce mode de réalisation à chaque temps de montée ou de descente d'impulsion de récupération d'énergie.

A moins que la tension VR aux bornes du condensateur C2 soit maintenue dans VS/2, la tension au niveau de la borne TP1 ne tombe pas à la tension d'impulsions de décharge entretenue (-VS) à la fin de la descente de l'impulsion, ce qui se traduit par un courant brusque dans le commutateur de fixation du niveau de la tension S4.

De plus, à moins que la tension VR soit maintenue dans la limite VS/2, la tension au niveau de la borne TP1 ne tombe pas à la tension de masse à la fin de la montée d'impulsion, ce qui se traduit par un courant brusque dans le commutateur de fixation du niveau de la tension S3.

Les temps de montée et de descente d'impulsion vont maintenant être obtenus en utilisant des valeurs spécifiques, par exemple en supposant que la capacité électrostatique C2 du panneau est de 10 nF, que la capacité électrostatique du condensateur C3 est de 100 nF et que l'inductance de la bobine L1 est de 1 microhenry. La capacité série résultante de la capacité électrostatique C2 et de la capacité du condensateur C3 est ainsi de 9,09 nF.

Dans ce cas, le temps de descente d'impulsion (c'est-à-dire l'intervalle de temps de l'instant T1 à l'instant T2), qui vaut la moitié du premier cycle de résonance, est

$$TR1 = \pi \{ (L1 \times (\text{capacité série résultante de C2) et C3) \}^{1/2}$$

= 0,30 microseconde.

L'intervalle de l'instant T2 à l'instant T3 est inférieur au temps TR1 de l'ordre d'une décimale, et est par conséquent sensiblement négligeable.

5 L'intervalle de temps TR2 de l'instant T3 à l'instant T4, qui est la moitié du cycle de résonance, est ainsi

$$TR2 = \pi(L1 \times C3)^{1/2}$$

10 Des calculs similaires s'appliquent au temps de montée de l'impulsion.

Les courants de pointe dans ce cas vont maintenant être considérés. En ce qui concerne le premier courant de pointe de résonance, en supposant que la tension d'impulsions de décharge entretenue VS soit VS = 200 V, 15 la charge Q1 à laquelle est chargée la capacité électrostatique C2 est

$$Q1 = C2 \times VS = 2 \text{ microcoulombs.}$$

Dans cette charge, un courant sensiblement sinusoïdal s'écoule pendant une période de 0,3 20 microseconde. Le courant de pointe est ainsi de 9,4 Ampères.

En ce qui concerne le deuxième courant de pointe de résonance, en supposant que la tension d'impulsions de décharge entretenue VS soit VS = 200 V, la charge Q2 25 à laquelle est chargé le condensateur C3 est

$$Q2 \approx C3 \times (VS/2) = 10 \text{ microcoulombs.}$$

Dans cette charge, un courant sensiblement sinusoïdal s'écoule pendant une période de 1 30 microseconde. Le courant de pointe est ainsi de 14,1 Ampères.

Dans les états de résonance, le courant est dérivé dans les diodes D1 et D2 en parallèle avec les commutateurs de récupération d'énergie S1 et S2, et

ainsi ces commutateurs sont mis à l'état bloqué sans perte de puissance substantielle.

En outre, dans l'état stable de génération d'impulsions, le circuit de récupération d'énergie fait chuter complètement la tension au niveau de la borne TP1 jusqu'à la tension d'impulsions de décharge entretenue (-VS) à la fin de la descente de l'impulsion. Ainsi, aucun courant brusque n'apparaît dans le commutateur de fixation du niveau de la tension S4.

Dans l'état stable de génération d'impulsions, la tension au niveau de la borne TP1 monte également complètement jusqu'à la tension zéro à la fin de la montée de l'impulsion, et ne provoque donc aucun courant brusque dans le commutateur de fixation du niveau de la tension S3. Il est ainsi possible de réduire considérablement la perte de puissance dans les commutateurs de fixation du niveau de la tension S3 et S4 due au courant brusque et d'éliminer complètement la génération de bruit.

La figure 3 est un schéma de circuit représentant une construction de circuit plus spécifique du premier mode de réalisation. En référence à la figure 3, les commutateurs S1 et S3 dans le circuit de base représenté sur la figure 1 sont réalisés avec des transistors FET à canal P Q1 et Q3, et les commutateurs S2 et S3 sont réalisés avec des transistors FET à canal N Q2 et Q4.

Les transistors FET à canal P Q1 et Q3 sont utilisés car la tension de masse qui est exempte de variations peut être une tension de référence pour attaquer la grille des transistors FET Q1 et Q2. Les transistors FET à canal N Q2 et Q4 sont utilisés car la

tension de source d'impulsions de décharge entretenue exempte de variations, qui est la tension au niveau de la borne TP3,, peut être utilisée comme tension de référence pour attaquer la grille des transistors FET Q2 et Q4.

Dans le cas où la grille des transistors FET est attaquée avec un transformateur isolateur d'impulsions ou similaire, des transistors FET à canal N peuvent être utilisés pour tous les commutateurs S1 à S4. En outre, les transistors FET ne sont aucunement limitatifs, et il est possible aussi d'utiliser des transistors bipolaires.

La figure 4 est un schéma de circuit représentant la construction de circuit de base d'un deuxième mode de réalisation de la présente invention. Ce mode de réalisation comprend des diodes Zener ZD1 et ZD2 qui sont ajoutées au premier mode de réalisation.

Ces diodes Zener ZD1 à ZD2 sont prévues pour éviter que la tension aux bornes de la capacité électrostatique C2 du panneau ne chute suffisamment depuis la tension d'impulsions de décharge entretenue (-VS) dans la descente d'impulsion, ou n'augmente suffisamment depuis la tension de masse dans la montée d'impulsion, en raison de l'augmentation de la tension aux bornes du condensateur C2 au-delà de $VS/2$.

La tension fonctionnelle Zener aux bornes des diodes Zener ZD1 et ZD2 est réglée à $VS/2$ ou moins, de préférence dans la plage de $7/10$ à $9/10$ de $VS/2$.

La figure 5 est un schéma de circuit représentant la construction de circuit de base d'un troisième mode de réalisation de la présente invention. Ce mode de réalisation comprend des bobines L2 et L3 qui sont prévues au lieu de la bobine L1 dans le premier mode de

réalisation. Avec cette construction, il est possible de réduire les laps de temps d'écoulement des deuxième et quatrième courants de résonance dans le cas de la figure 2.

5 La figure 6 est un schéma de circuit représentant la construction de circuit de base d'un quatrième mode de réalisation selon la présente invention. Ce mode de réalisation comprend des résistances R1 et R2 montées en série avec les diodes D1 et D2 dans le premier mode
10 de réalisation, respectivement. Avec cette construction, les pertes du circuit dans les périodes d'écoulement des deuxième et quatrième courants de résonance peuvent être stabilisées. Cela est particulièrement avantageux en ce que la tension VR aux
15 bornes du condensateur C3 peut être stabilisées pendant les périodes exemptes de génération d'impulsions (c'est-à-dire les périodes de l'instant T0 à l'instant T1 et après l'instant T8).

Comme cela a été décrit dans ce qui précède, le
20 circuit d'attaque de type à récupération d'énergie selon l'invention permet de réaliser un circuit d'attaque de type à récupération d'énergie pour appliquer des impulsions à une charge capacitive telle qu'un panneau d'affichage, qui peut fonctionner
25 rapidement et efficacement et être exempt de courant brusque et par conséquent exempt de pertes de puissance ou de génération de bruit dues au courant brusque.

Le circuit d'attaque de type à récupération d'énergie selon la présente invention peut ainsi
30 améliorer l'efficacité en puissance, supprimer le bruit et améliorer la fiabilité, de sorte qu'il est particulièrement utile dans les domaines industriels.

Des changements de la construction apparaîtront aux hommes du métier et diverses modifications et modes de réalisation apparemment différents peuvent être réalisés sans s'écarter de la portée de la présente invention. Ce qui est énoncé dans la description qui précède et les dessins d'accompagnement est donné à titre d'illustration uniquement. Il faut par conséquent comprendre que la description qui précède est illustrative et non limitative.

REVENDICATIONS

1. Circuit d'attaque de charge capacitive pour délivrer des impulsions à une charge capacitive comprenant :

5 un circuit série constitué d'une bobine (L1) et d'un condensateur (C3) avec une borne connectée à une première électrode (TP1) de la charge capacitive (C2) ;

un premier commutateur (S3) de fixation de niveau de tension connecté à une première électrode de la charge capacitive et également connecté entre une borne
10 du circuit série et une borne du côté haute tension d'une alimentation en courant continu ;

un deuxième commutateur (S4) de fixation de niveau de tension connecté à une première électrode de la charge capacitive et également connecté entre une borne
15 du circuit série et une borne du côté basse tension de l'alimentation en courant continu ;

un premier commutateur (S1) de récupération d'énergie connecté entre l'autre borne du circuit série et le côté haute tension de l'alimentation en courant
20 continu ;

un deuxième commutateur (S2) de récupération d'énergie connecté entre l'autre borne du circuit série et le côté basse tension de l'alimentation en courant continu ; et

25 des diodes (D1, D2, D3, D4) connectées en parallèle aux commutateurs respectifs de manière à ce que leur borne de cathode soit connectée à la borne de côté haute tension de l'alimentation en courant continu.

30 2. Circuit d'attaque de charge capacitive pour délivrer des impulsions à une charge capacitive selon

la revendication 1, caractérisé en ce que les impulsions sont délivrées à la charge réactive tout en récupérant l'énergie inefficace de celle-ci en répétant :

5 (a) une première étape consistant à rendre passant seulement le premier commutateur de fixation de niveau de tension (S3) connecté à la borne du côté haute tension de l'alimentation en courant continu de manière à fixer le niveau de la tension au niveau de la
10 première électrode de la charge capacitive à la tension au niveau de la borne du côté haute tension de l'alimentation en courant continu ;

(b) une deuxième étape consistant à provoquer un premier courant de résonance en mettant à l'état bloqué
15 le premier et le deuxième commutateurs de fixation de niveau de tension (S3 et S4) et en rendant passant le deuxième commutateur de récupération d'énergie (S2) connecté à la borne du côté basse tension de l'alimentation en courant continu de manière à
20 provoquer la montée de la tension au niveau de la première électrode de la charge capacitive depuis la tension à la borne du côté haute tension de l'alimentation en courant continu à la tension à la borne du côté basse tension de l'alimentation en
25 courant continu ;

(c) une troisième étape consistant à rendre passant le deuxième commutateur de fixation de niveau de tension (S4) connecté à la borne du côté basse tension de l'alimentation en courant continu de manière
30 à fixer le niveau de la tension au niveau de la première électrode de la charge capacitive à la tension au niveau de la borne du côté basse tension de l'alimentation en courant continu ;

(d) une quatrième étape consistant à mettre à l'état bloqué le deuxième commutateur de récupération d'énergie (S2) connecté à la borne du côté basse tension de l'alimentation en courant continu pendant un laps de temps, pendant lequel le sens du premier courant de résonance dans la bobine (L1) est inversé et un deuxième courant de résonance s'écoule dans le sens inversé ;

(e) une cinquième étape consistant à rendre passant seulement le deuxième commutateur de fixation de niveau de tension (S4) connecté à la borne du côté basse tension de l'alimentation en courant continu de manière à fixer le niveau de la tension au niveau de la première électrode de la charge capacitive à la tension au niveau de la borne du côté basse tension de l'alimentation en courant continu ;

(f) une sixième étape consistant à provoquer un troisième courant de résonance en mettant à l'état bloqué le premier et le deuxième commutateurs de fixation du niveau de la tension (S3 et S4) et en rendant passant le commutateur de récupération d'énergie (S1) de manière à provoquer la montée de la tension au niveau de la première électrode de la charge capacitive de la tension à la borne du côté de basse tension de l'alimentation en courant continu à la tension au niveau de la borne du côté haute tension de l'alimentation en courant continu ;

(g) une septième étape consistant à rendre passant le premier commutateur de fixation de niveau de tension (S3) connecté à la borne du côté haute tension de l'alimentation en courant continu de manière à fixer le niveau de la tension au niveau de la première électrode de la charge capacitive à la tension au

niveau de la borne du côté haute tension de l'alimentation en courant continu ; et

(h) une huitième étape consistant à mettre à l'état bloqué le commutateur de récupération d'énergie (S1) connecté à la borne du côté haute tension de l'alimentation en courant continu pendant un laps de temps, pendant lequel le sens du troisième courant de résonance dans la bobine (L1) est inversé et un quatrième courant de résonance s'écoule dans le sens inversé.

3. Circuit d'attaque de charge capacitive selon l'une quelconque des revendications 1 et 2, caractérisé en ce qu'il comprend en outre un circuit série de diodes Zener de deux diodes Zener (ZD1, ZD2) connectées en polarités opposées, le circuit série de diodes Zener étant connecté en parallèle au condensateur (C3) en série avec la bobine (L1).

4. Circuit d'attaque de charge capacitive selon l'une quelconque des revendications 1 à 3, caractérisé en ce qu'il comprend en outre des résistances, chacune montée en série avec chacune des diodes en parallèle avec les premier et deuxième commutateurs de récupération d'énergie respectifs.

5. Circuit d'attaque de charge capacitive pour délivrer des impulsions à une charge capacitive comprenant :

un circuit série constitué d'une première bobine (L3) et d'un condensateur (C3) avec une borne (TP1) connectée à une première électrode de la charge capacitive ;

un premier commutateur (S3) de fixation de niveau de tension connecté à une première électrode de la charge capacitive et également connecté entre une borne

du circuit série et une borne du côté haute tension d'une alimentation en courant continu, une première diode (D3) étant connectée en parallèle au premier commutateur de fixation de niveau de tension,

5 un deuxième commutateur (S4) de fixation de niveau de tension connecté à la première électrode de la charge capacitive et également connecté à une borne du côté basse tension d'une alimentation en courant continu ; une deuxième diode (D4) étant connectée en
10 parallèle au deuxième commutateur de fixation de niveau de tension ;

une troisième diode (D1) connectée à l'autre borne du circuit série et également connectée à la borne du côté haute tension de l'alimentation en courant
15 continu ;

une quatrième diode (D2) connectée à l'autre borne du circuit série et également connectée à la borne du côté basse tension de l'alimentation en courant continu ;

20 une deuxième bobine (L2), dont une borne est connectée à l'autre borne du circuit série ;

un premier commutateur (S1) de récupération d'énergie connecté à l'autre borne de la deuxième bobine et à la borne du côté haute tension de
25 l'alimentation en courant continu ;

un deuxième commutateur (S2) de récupération d'énergie connecté entre l'autre borne de la deuxième bobine et la borne du côté basse tension de l'alimentation en courant continu ; et

30 les bornes de cathode des diodes (D1, D2, D3, D4) sont plus proches de la borne du côté haute tension de l'alimentation en courant continu.

6. Circuit d'attaque de charge capacitive pour délivrer des impulsions à une charge capacitive selon la revendication 5, caractérisé en ce que les impulsions sont délivrées à la charge réactive tout en récupérant l'énergie inefficace de celle-ci en répétant :

(a) une première étape consistant à rendre passant seulement le premier commutateur de fixation de niveau de tension (S3) connecté à la borne du côté haute tension de l'alimentation en courant continu de manière à fixer le niveau de la tension au niveau de la première électrode de la charge capacitive à la tension au niveau de la borne du côté haute tension de l'alimentation en courant continu ;

(b) une deuxième étape consistant à provoquer un premier courant de résonance en mettant à l'état bloqué tous les commutateurs de fixation de niveau de tension et en rendant passant le deuxième commutateur de récupération d'énergie (S2) connecté à la borne du côté basse tension de l'alimentation en courant continu de manière à provoquer la montée de la tension au niveau de la première électrode de la charge capacitive de la tension à la borne du côté haute tension de l'alimentation en courant continu à la tension à la borne du côté basse tension de l'alimentation en courant continu ;

(c) une troisième étape consistant à rendre passant le deuxième commutateur de fixation de niveau de tension (S4) connecté à la borne du côté basse tension de l'alimentation en courant continu de manière à fixer le niveau de la tension au niveau de la première électrode de la charge capacitive à la tension

au niveau de la borne du côté basse tension de l'alimentation en courant continu ;

5 (d) une quatrième étape consistant à mettre à l'état bloqué le deuxième commutateur de récupération d'énergie (S2) connecté à la borne du côté basse tension de l'alimentation en courant continu pendant un laps de temps, pendant lequel le sens du premier courant de résonance dans la bobine (L3) est inversé et un deuxième courant de résonance s'écoule dans le sens
10 inversé ;

(e) une cinquième étape consistant à rendre passant seulement le deuxième commutateur de fixation de niveau de tension (S4) connecté à la borne du côté basse tension de l'alimentation en courant continu de
15 manière à fixer le niveau de la tension au niveau de la première électrode de la charge capacitive à la tension au niveau de la borne du côté basse tension de l'alimentation en courant continu ;

(f) une sixième étape consistant à provoquer un
20 troisième courant de résonance en mettant à l'état bloqué tous les commutateurs de fixation du niveau de la tension (S3 et S4) et en rendant passant le commutateur de récupération d'énergie (S1) de manière à provoquer la montée de la tension au niveau de la
25 première électrode de la charge capacitive depuis la tension à la borne du côté de basse tension de l'alimentation en courant continu à la tension au niveau de la borne du côté haute tension de l'alimentation en courant continu ;

30 (g) une septième étape consistant à rendre passant le premier commutateur de fixation de niveau de tension (S3) connecté à la borne du côté haute tension de l'alimentation en courant continu de manière à fixer

le niveau de la tension au niveau de la première électrode de la charge capacitive à la tension au niveau de la borne du côté haute tension de l'alimentation en courant continu ; et

- 5 (h) une huitième étape consistant à mettre à l'état bloqué le commutateur de récupération d'énergie (S1) connecté à la borne du côté haute tension de l'alimentation en courant continu pendant un laps de temps, pendant lequel le sens du troisième courant de
10 résonance dans la bobine (L3) est inversé et un quatrième courant de résonance s'écoule dans le sens inversé.

7. Circuit d'attaque de la charge capacitive selon l'une quelconque des revendications 1 à 6, caractérisé
15 en ce que les commutateurs de fixation du niveau de la tension et les commutateurs de récupération d'énergie sont des transistors à effet de champ (FET) ou des transistors bipolaires.

8. Circuit d'attaque de la charge capacitive selon l'une quelconque des revendications 1 à 7, caractérisé
20 en ce que la charge capacitive est un panneau d'affichage à plasma ou un panneau électroluminescent.

9. Circuit d'attaque de la charge capacitive selon l'une quelconque des revendications 1 à 8, caractérisé
25 en ce que la capacité électrostatique du condensateur (C3) est globalement comprise entre 2 et 30 fois la capacité électrostatique de la charge capacitive.

10. Circuit d'attaque de charge capacitive pour délivrer des impulsions à une charge capacitive (C2)
30 comprenant :

un premier circuit parallèle comprenant une première diode (D3) ayant une cathode connectée à une borne du côté haute tension d'une alimentation en

courant continu connectée en parallèle à un premier commutateur (S3) ;

5 un deuxième circuit parallèle comprenant une deuxième diode (D4) ayant une anode connectée à une borne à tension plus basse (TP3) de l'alimentation en courant continu connectée en parallèle à un deuxième commutateur (S4) ;

10 un premier circuit série comprenant un circuit à connexion en série avec les premier et deuxième circuits parallèles ;

15 un troisième circuit parallèle comprenant une troisième diode (D1) ayant une cathode connectée à une borne du côté haute tension d'une alimentation en courant continu connectée en parallèle à un troisième commutateur (S1) ;

20 un quatrième circuit parallèle comprenant une quatrième diode (D2) ayant une anode connectée à une borne à tension plus basse (TP3) de l'alimentation en courant continu connectée en parallèle à un quatrième commutateur (S2) ;

un deuxième circuit série comprenant un circuit à connexion en série avec les troisième et quatrième circuits parallèles ;

25 un troisième circuit série constitué d'une bobine (L1) et d'un condensateur (C3) connectés entre les points de connexion des premier et deuxième circuits série ;

30 caractérisé en ce que la charge capacitive (C2) est connectée entre le point de connexion série du premier circuit série et la cathode de la première diode (D3), la borne du côté haute tension de l'alimentation en courant continu est connectée à la cathode des première (D3) et troisième (D1) diodes, et

la borne de plus basse tension de l'alimentation en courant continu est connectée aux anodes des deuxième (D4) et quatrième diodes (D2).

5 11. Circuit d'attaque de charge capacitive selon la revendication 10, caractérisé en ce que les premier et troisième commutateurs sont des transistors FET à canal P et les deuxième et quatrième commutateurs sont des transistors FET à canal N.

10 12. Circuit d'attaque de charge capacitive selon la revendication 10, caractérisé en ce que deux diodes Zener dont les anodes sont connectées ensemble sont connectées en parallèle au condensateur du troisième circuit série.

15 13. Circuit d'attaque de charge capacitive selon la revendication 10, caractérisé en ce que chacune des troisième et quatrième diodes a une résistance connectée en série avec elle.

20 14. Circuit d'attaque de charge capacitive pour délivrer des impulsions à une charge capacitive comprenant :

un premier circuit parallèle comprenant une première diode (D3) ayant une cathode connectée à une borne du côté haute tension d'une alimentation en courant continu connectée en parallèle à un premier commutateur (S3) ;

25 un deuxième circuit parallèle comprenant une deuxième diode (D4) ayant une anode connectée à une borne à tension plus basse (TP3) de l'alimentation en courant continu connectée en parallèle à un deuxième commutateur (S4) ;

30 un premier circuit série comprenant un circuit à connexion en série des premier et deuxième circuits parallèles ;

un deuxième circuit série comprenant une troisième diode ayant une cathode (D1) connectée à une borne du côté haute tension de l'alimentation en courant continu et une quatrième diode (D2) ayant une anode connectée à une borne à tension plus basse de l'alimentation en courant continu ;

un troisième circuit série constitué d'un troisième commutateur (S1) et d'un quatrième commutateur (S2) connecté entre les bornes basse tension et haute tension ;

un quatrième circuit série constitué d'une bobine (L3) et d'un condensateur (C3) connectés entre les points de connexion série des premier et deuxième circuits série ;

une bobine (L2) connectée entre les points de connexion série des deuxièmes et troisièmes circuits série ;

caractérisé en ce que la charge capacitive (C2) est connectée entre le point de connexion série du premier circuit série et la cathode de la première diode (D3), la borne du côté haute tension de l'alimentation en courant continu est connectée à la cathode des première (D3) et troisième (D1) diodes et au troisième commutateur (S1), et la borne de plus basse tension de l'alimentation en courant continu est connectée aux anodes des deuxième (D4) et quatrième (D2) diodes et au quatrième commutateur (S2).

1/15
FIG. 1

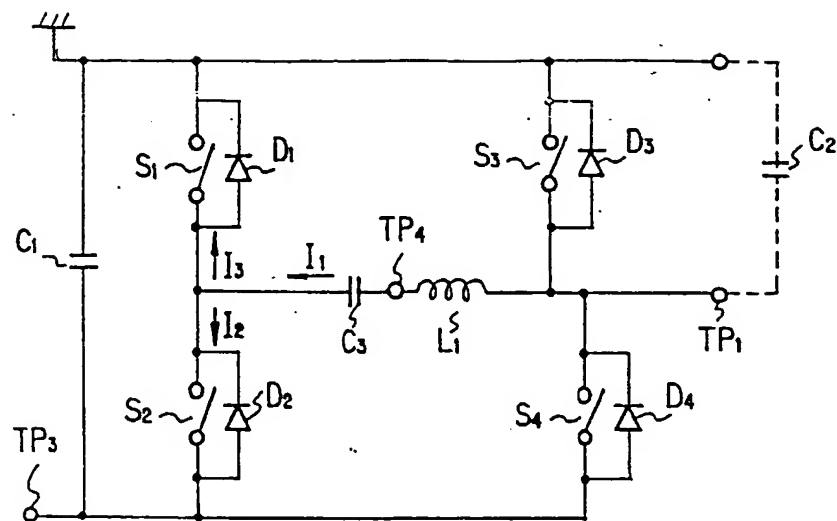
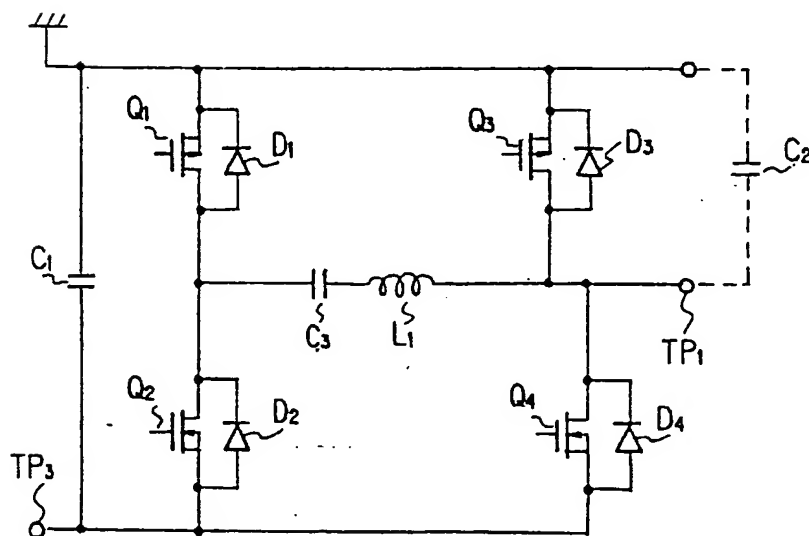
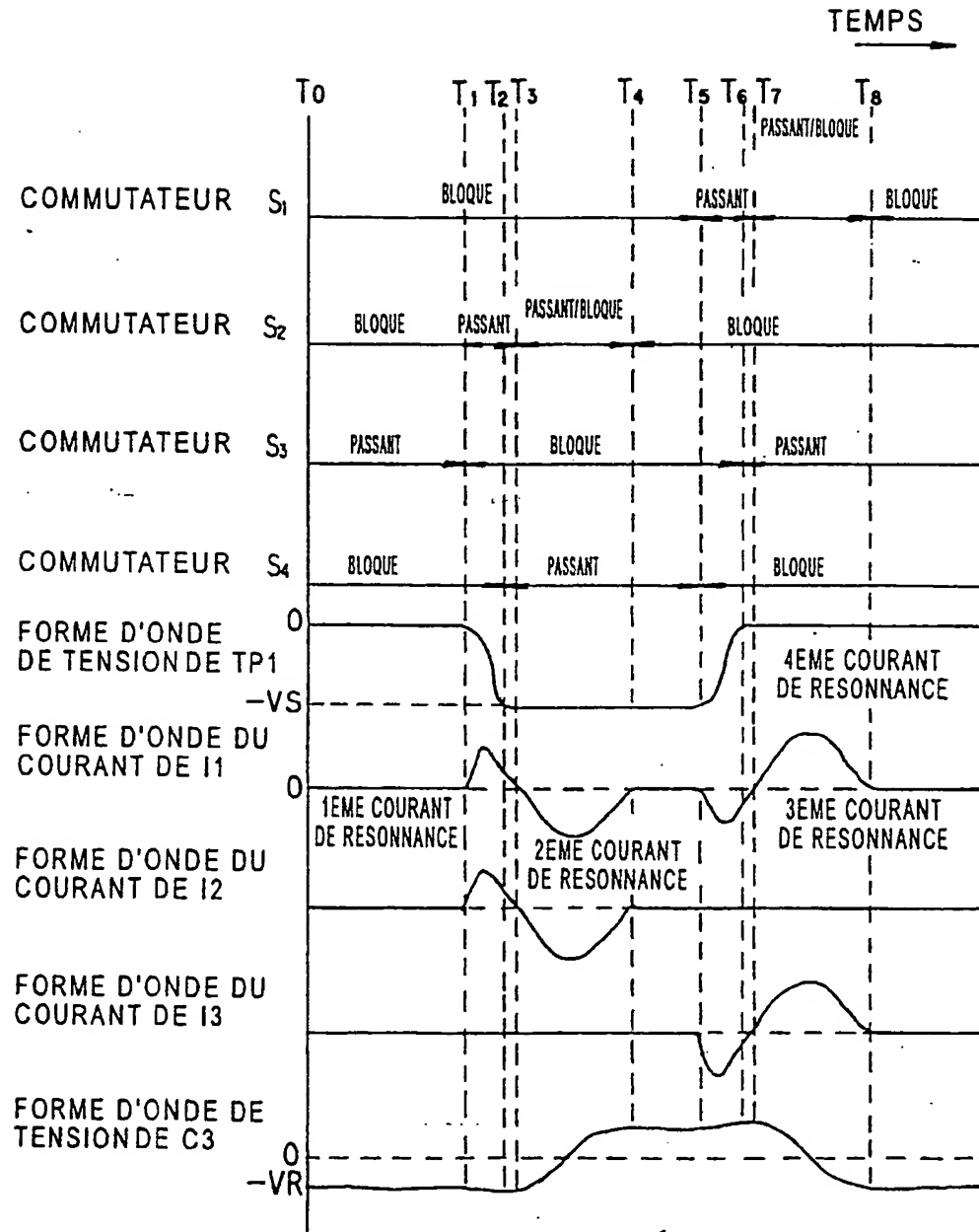


FIG. 3



2/15

FIG. 2



3/15
FIG. 4

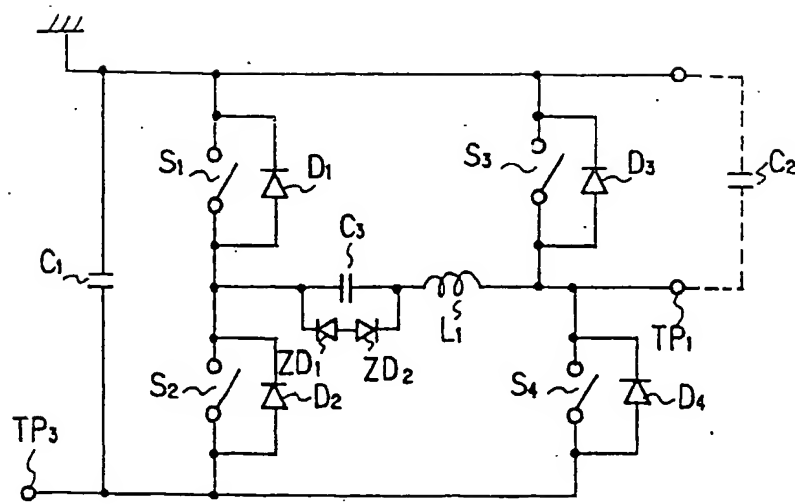
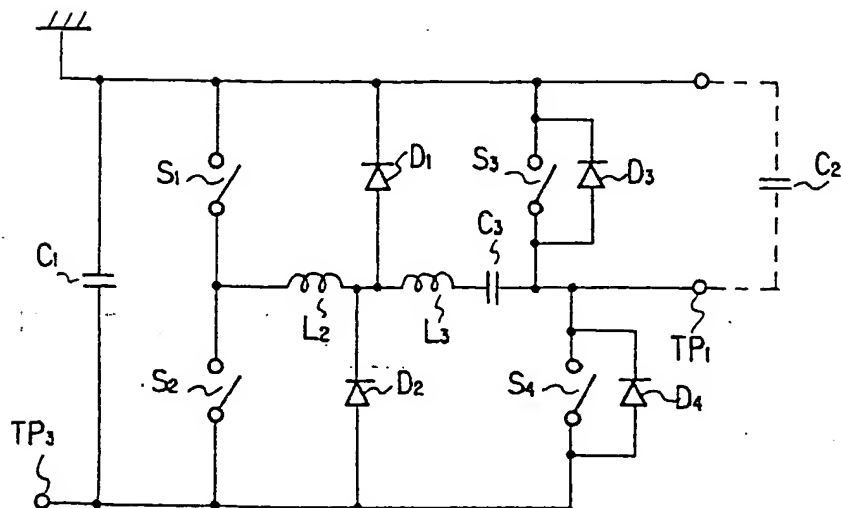
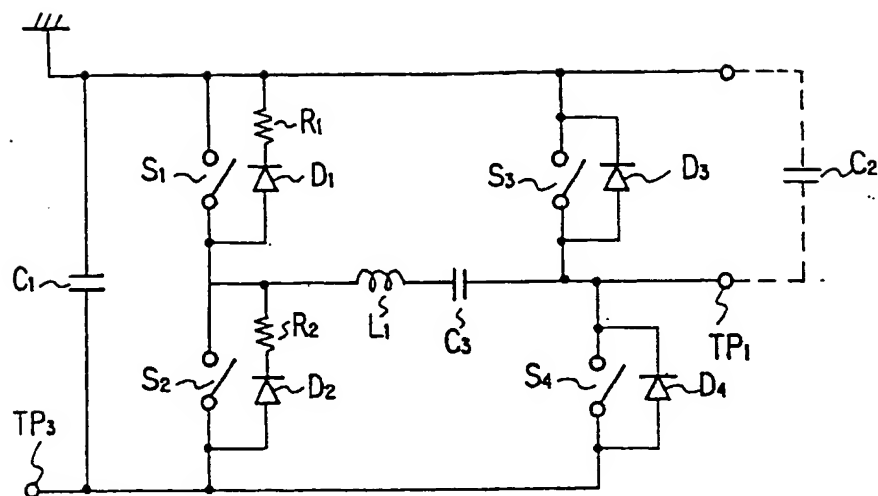


FIG. 5



4/15

FIG. 6



5/15

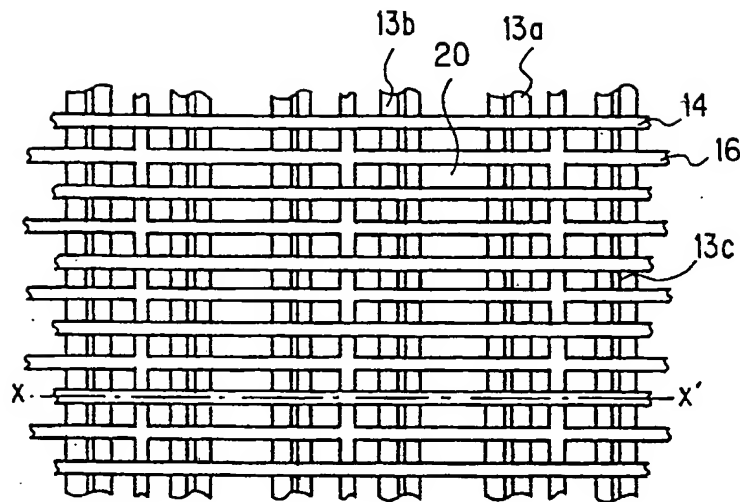
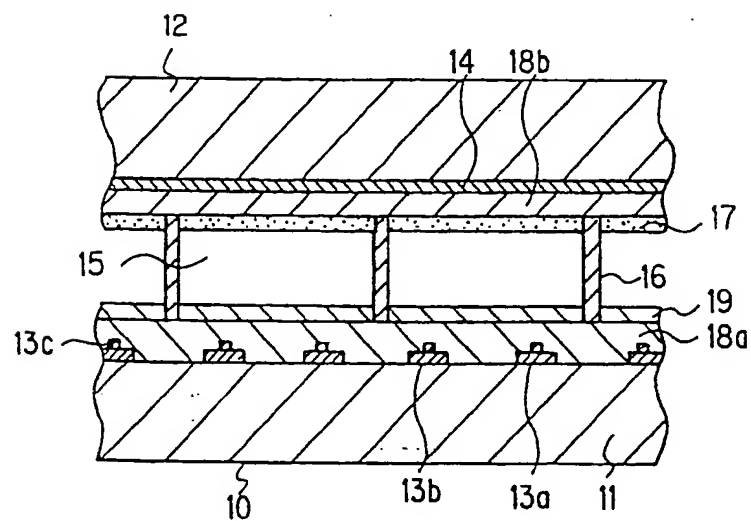
FIG. 7A**FIG. 7B**

FIG. 8

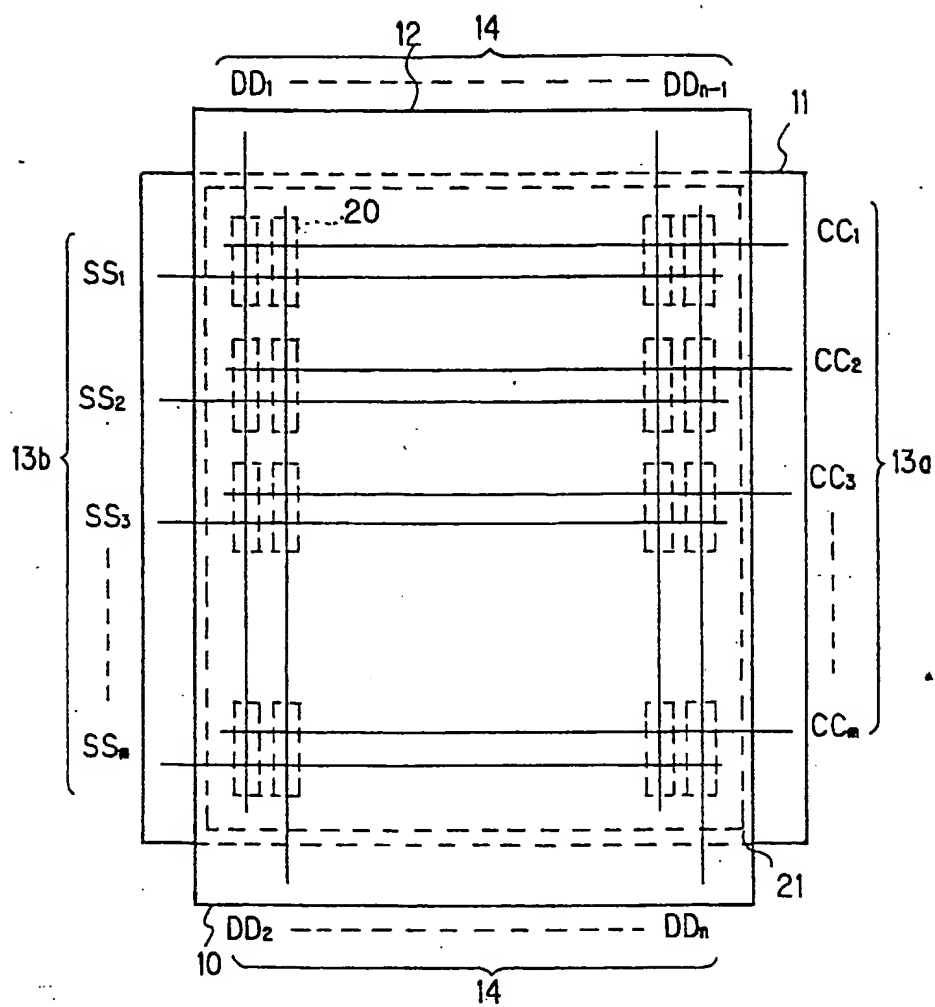
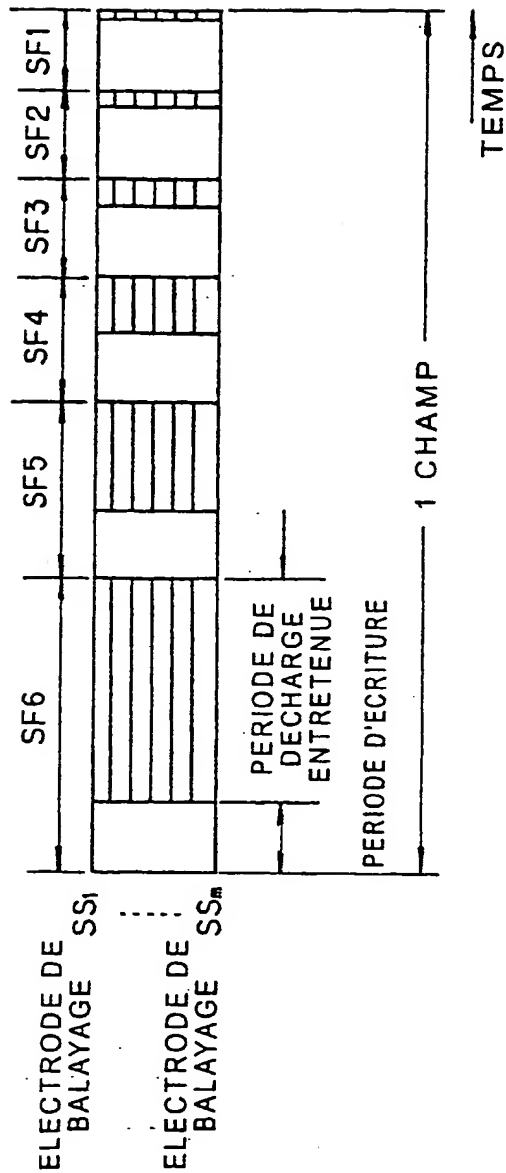
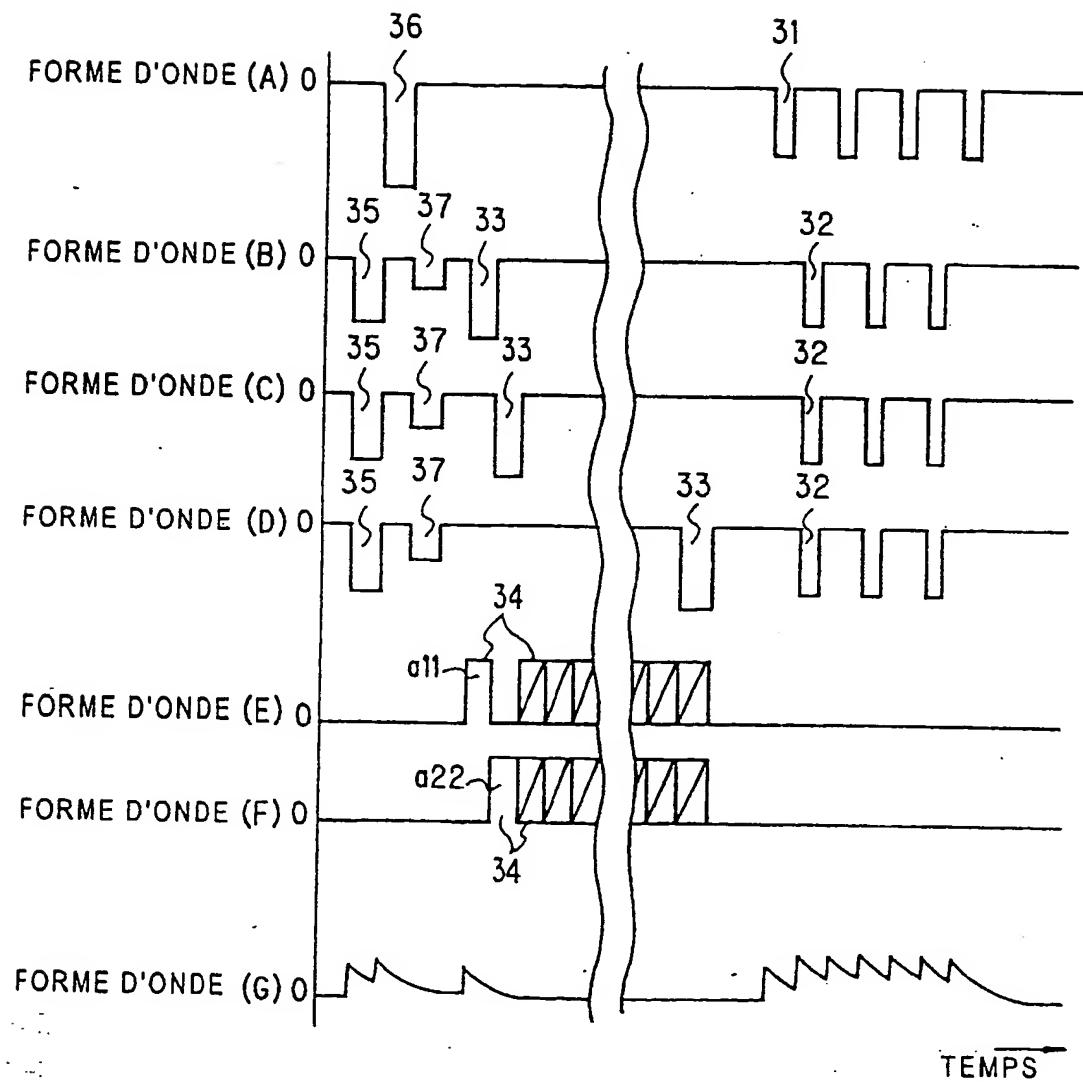


FIG. 9

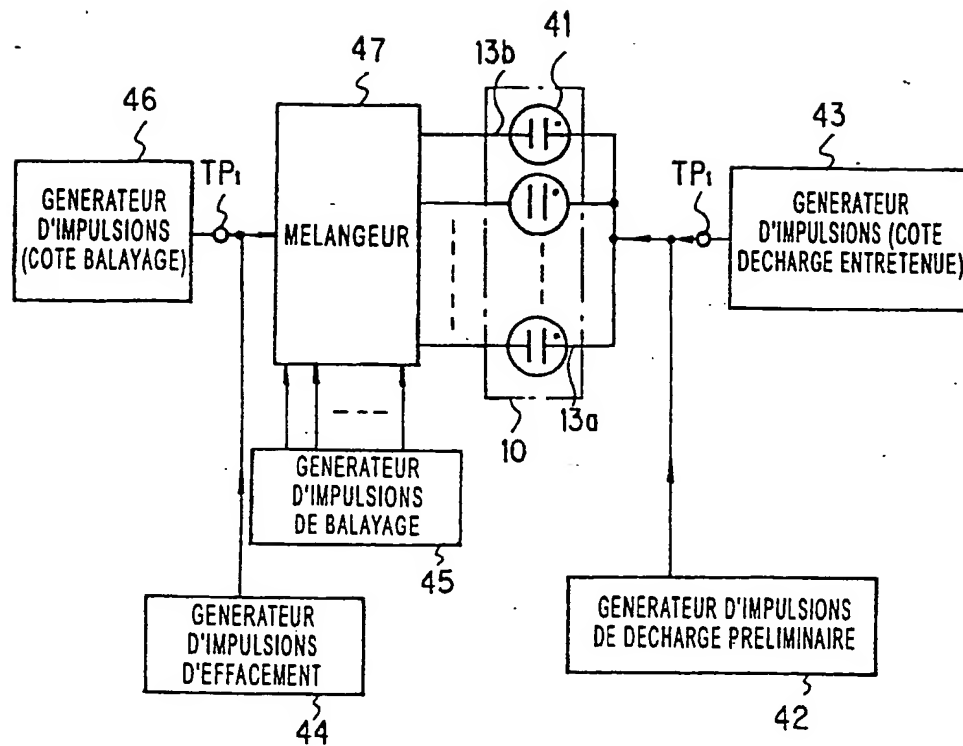


8/15

FIG. 10

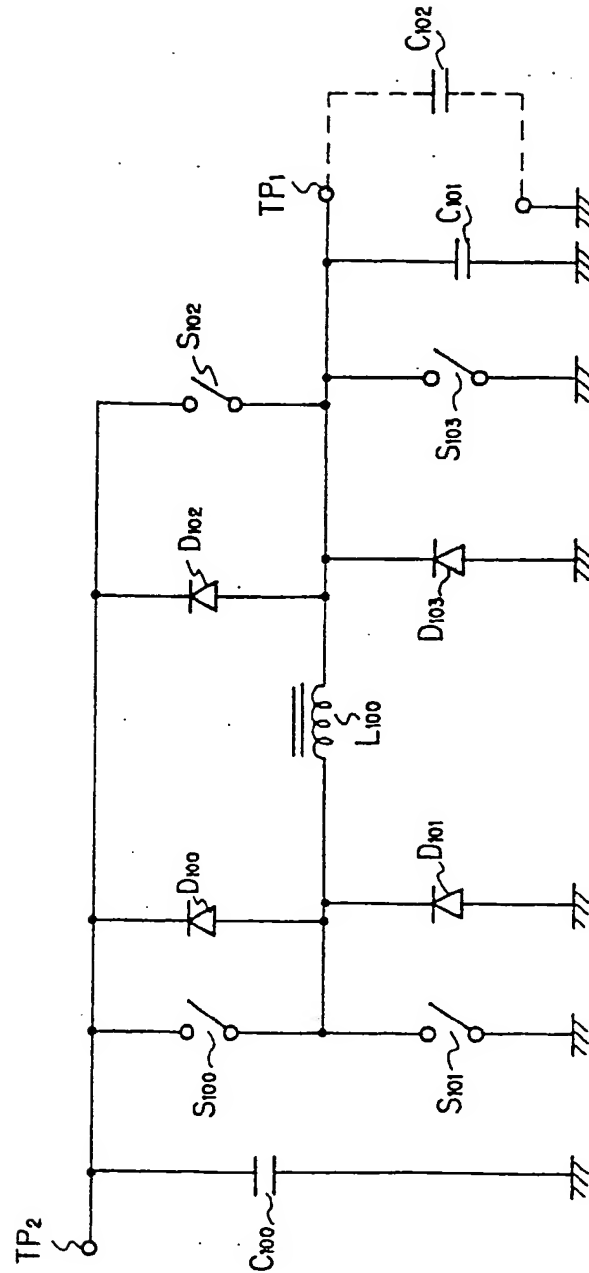
9/15

FIG. 11

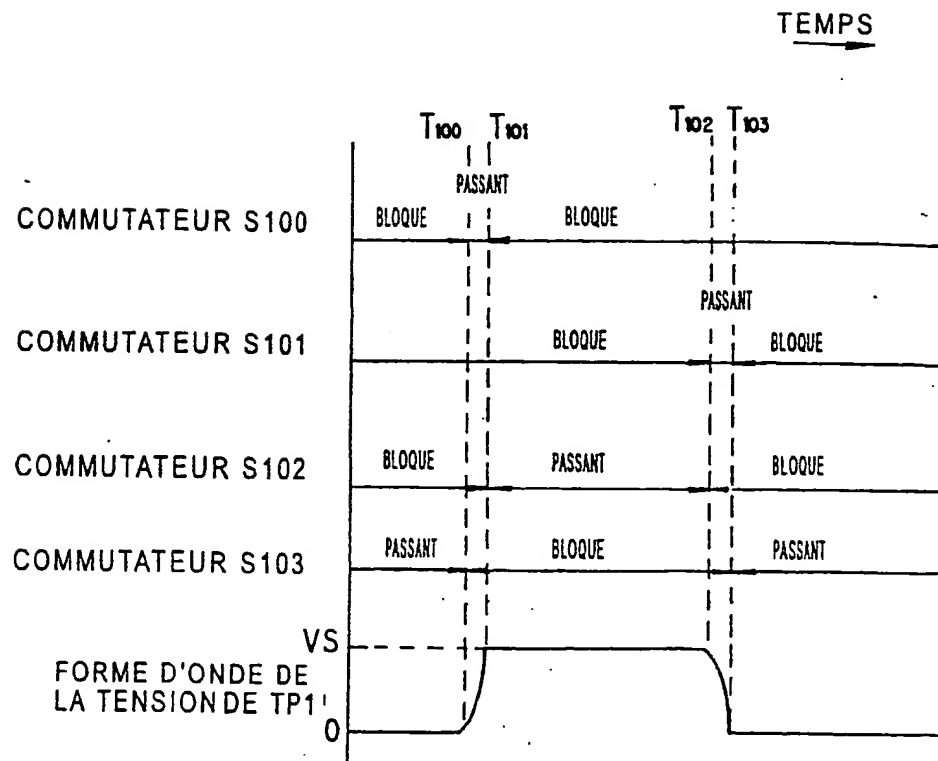


10/15

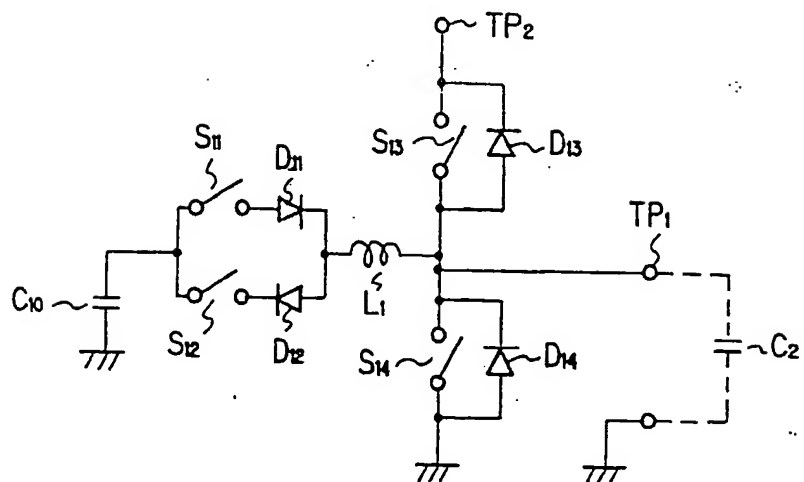
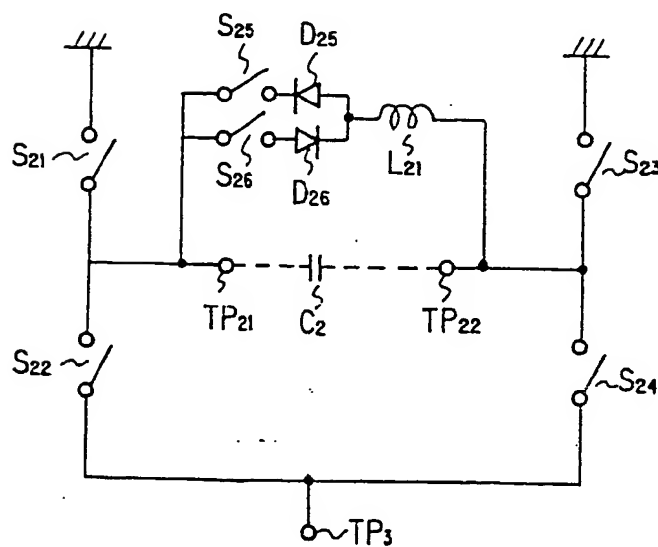
FIG. 12



11 / 15

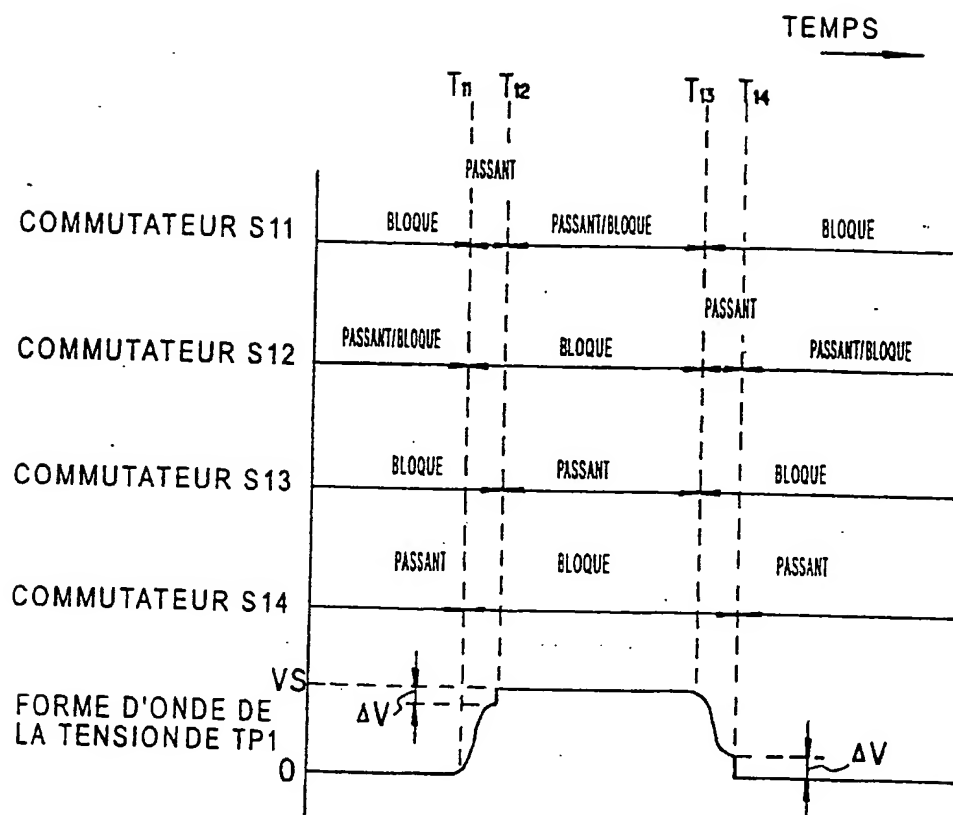
FIG. 13

12/15

FIG. 14**FIG. 17**

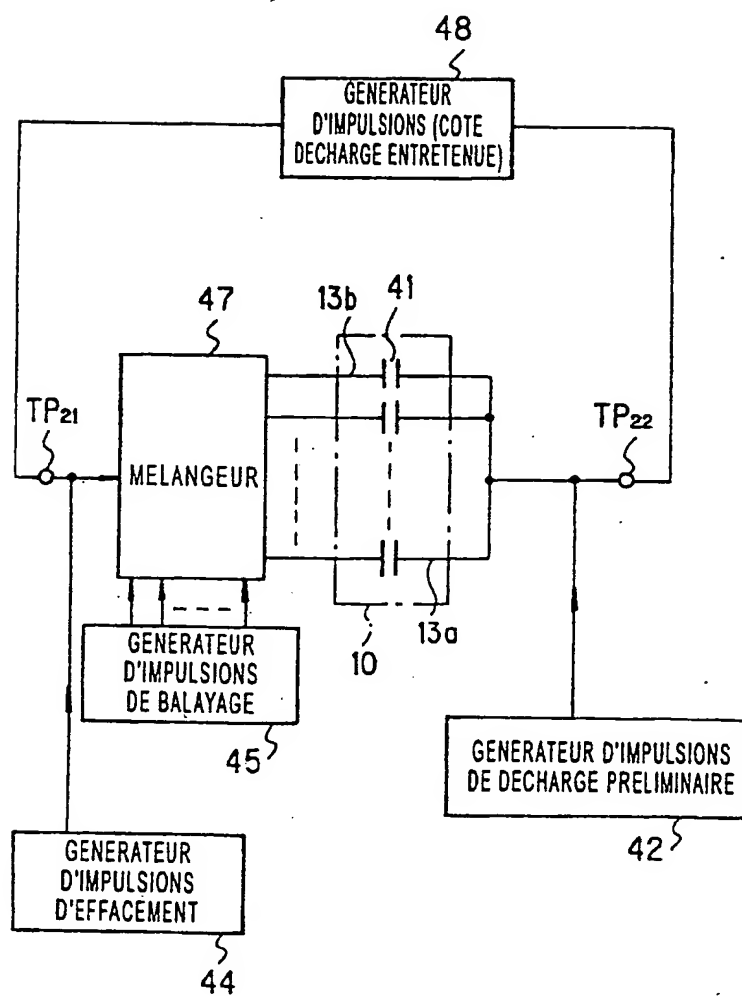
13/15

FIG. 15



14/15

FIG. 16



15/15

FIG. 18

